Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Максимов Алексей Борисович
Должность: директор департамента по образовательной политике
Дата подписания: 25.10.2023 15:56:43
Уникальный программный ключ:
8db180d1a3f02ac9e60521a5672742735c18b1d6

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ
федеральное государственное автономное образовательное учреждение
высшего образования
«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
Факультет информационных технологий

УТВЕРЖДАЮ
Декан факультета
информационных технологий
/Д. Г. Демидов/
"30" августа 2021 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

«Микропроцессорные устройства систем управления»

Направление подготовки/специальность
09.03.01 Информатика и вычислительная техника

Профиль/специализация
Программное обеспечение информационных систем

Квалификация
бакалавр

Формы обучения
заочная

Москва, 2021 г.

Разработчик(и):

К.т.н., доцент, доцент  / В.С. Ноздрин /

Согласовано:
Заведующий кафедрой «Прикладная информатика»,
К.э.н, доцент  / С.В. Суворов /

Содержание

1 Цели, задачи и планируемые результаты обучения по дисциплине 4
2 Место дисциплины в структуре образовательной программы 4
3 Структура и содержание дисциплины 4
3.1 Виды учебной работы и трудоемкость 5
3.2 Тематический план изучения дисциплины 5
3.3 Содержание дисциплины 5
3.4 Тематика семинарских/практических и лабораторных занятий 6
3.5 Тематика курсовых проектов (курсовых работ) 6
4 Учебно-методическое и информационное обеспечение 6
4.1 Нормативные документы и ГОСТы 6
4.2 Основная литература 6
4.3 Дополнительная литература 6
4.4 Электронные образовательные ресурсы 7
4.5 Лицензионное и свободно распространяемое программное обеспечение 7
4.6 Современные профессиональные базы данных и информационные справочные системы 7
5 Материально-техническое обеспечение 7
5.1 Требования к оборудованию и помещению для занятий 7
5.2 Требования к программному обеспечению 7
6 Методические рекомендации 8
6.1 Методические рекомендации для преподавателя по организации обучения 9
6.2 Методические указания для обучающихся по освоению дисциплины 10
7 Фонд оценочных средств 12
7.1 Методы контроля и оценивания результатов обучения 13
7.2 Шкала и критерии оценивания результатов обучения 14
7.3 Оценочные средства 15
7.3.1 Техническое задание на курсовое проектирование....17

1 Цели, задачи и планируемые результаты обучения по дисциплине

Цели дисциплины:

- изучение общих принципов построения микропроцессорных систем;
- освоение методов разработки и эксплуатации микропроцессорных систем с аппаратной и программной точек зрения.

Задача дисциплины - получение практических навыков применения полученных знаний с учетом специфики автоматизированных систем управления.

Планируемые результаты обучения:

- изучение общих принципов построения микропроцессорных систем;
- освоение методов разработки и эксплуатации микропроцессорных систем с аппаратной и программной точек зрения.

Обучение по дисциплине «Микропроцессорные устройства систем управления» направлено на формирование у обучающихся следующих компетенций:

Код и наименование компетенций	Индикаторы достижения компетенции
ПК-4. Способен разрабатывать алгоритмы решения поставленных задач в соответствии с требованиями.	**ПК-4.1. Знать:** Архитектура, устройство и принцип функционирования вычислительных систем. Методы и средства проектирования баз данных. Методы и средства проектирования программных интерфейсов. **ПК-4.2. Уметь:** Применять методы и средства проектирования ИР, структур данных, баз данных, программных интерфейсов. **ПК-4.3. Владеть:** Разработка алгоритмов решения поставленных задач в соответствии с требованиями принятых в организации нормативных документов. Проектирование интерфейсов.

2 Место дисциплины в структуре образовательной программы

Дисциплина относится к части, формируемой участниками образовательных отношений блока Б1 «Дисциплины (модули) Специальная подготовка».

Для изучения дисциплины необходимо предварительное освоение разделов дисциплин: «Теоретические основы информатики»,

Полученные знания и компетенции в результате изучения данной дисциплины могут быть полезны для освоения дисциплин «Основы сетевых технологий», «Администрирование серверов».

3 Структура и содержание дисциплины

Общая трудоемкость дисциплины составляет _5_ зачетных(е) единиц(ы) (_180_ часов).

3.1 Виды учебной работы и трудоемкость (по формам обучения)

3.1.3 Заочная форма обучения

№ п/п	Вид учебной работы	Количество часов	Семестры	
			7	
1	**Аудиторные занятия**		16	
	В том числе:			
1.1	Лекции	4	4	
1.2	Семинарские/практические занятия			
1.3	Лабораторные занятия	12	12	
2	**Самостоятельная работа**	164		
	В том числе:			
2.1	Курсовой проект		100	
2.2	Подготовка к лабораторным работам		64	
3	**Промежуточная аттестация**			
	Зачет/диф.зачет/экзамен		Экзамен	
	Итого:		180	

3.2 Тематический план изучения дисциплины (по формам обучения)

3.2.2 Заочная форма обучения

№ п/п	Разделы/темы дисциплины	Трудоемкость, час					
		Всего	Аудиторная работа				Самостоятельная работа
			Лекции	Семинарские/ практические занятия	Лабораторные занятия	Практическая подготовка	
1	Раздел 1.						
1.1	Тема 1. Организация микропроцессорной системы		2				40
1.2	Тема 2. Изучение языка ассемблера		2		12		124
	…						
Итого		**180**	**4**		**12**		**164**

3.3 Содержание дисциплины

Раздел 1.

Тема 1. Организация микропроцессорной системы

Структура микропроцессорной системы, Организация памяти и адресация данных, Аналого-цифровой преобразователь, Таймеры микроконтроллера.

Тема 2. Изучение языка ассемблера

Инструкции языка ассемблера, безусловный и условный переходы, процедуры, структура данных стеков, макросы.

3.4 Тематика семинарских/практических и лабораторных занятий

3.4.1 Семинарские/практические занятия

3.4.2 Лабораторные занятия

Лабораторная работа №1

Поменять местами два слова, поменять местами байты в слове.

Лабораторная работа №2

Найти сумму чисел от1 до X, найти факториал числа X.

Лабораторная работа №3

Массивы. Вычислить сумму элементов массива. Получить массив, не содержащий повторяющихся элементов.

3.5 Тематика курсовых проектов (курсовых работ)

Приложение 1

4 Учебно-методическое и информационное обеспечение

4.1 Нормативные документы и ГОСТы

1. ФГОС 09.03.01 Информатика и вычислительная техника Приказ Минобрнауки России от 19.09.2017 N 929 (ред. от 08.02.2021) https://fgos.ru/fgos/fgos-09-03-01-informatika-i-vychislitelnaya-tehnika-929

4.2 Основная литература

1. Настройка и эксплуатация микропроцессорных устройств для систем управления (Теория и практика) : учебное пособие / В. С. Кудряшов, С. В. Рязанцев, А. В. Иванов [и др.]. — Воронеж : ВГУИТ, 2020. — 235 с. — ISBN 978-5-00032-463-9. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/171016 (дата обращения: 16.10.2023)

2. М Водовозов, А. М. Микроконтроллеры для систем автоматики : учебное пособие / А. М. Водовозов. — 2-е изд., испр. и доп. — Вологда : Инфра-Инженерия, 2022. — 168 с. — ISBN 978-5-9729-1071-7. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/281222 (дата обращения: 16.10.2023).

4.3 Дополнительная литература

1. Музылева И.В. Программирование промышленных логических контроллеров SIMATIC S7. Ч. 1 Липецк: Липецкий гос. технический ун-т, 71 с. Режим доступа: http://нэб.рф/catalog/000199_000009_006762748_/. — Загл. с экрана.
2. Шишов О. В. Современные технологии промышленной автоматизации: учебное пособие. Директ-Медиа 2020 г. 368 с. Режим доступа: http://www.knigafund.ru/books/183043 — Загл. с экрана.

4.4 Электронные образовательные ресурсы

1. https://online.mospolytech.ru/course/view.php?id=9205

4.5 Лицензионное и свободно распространяемое программное обеспечение

1. Операционная система, Windows 11 (или ниже) - Microsoft Open License
2. Офисные приложения, Microsoft Office 2013(или ниже) - Microsoft Open License

4.6 Современные профессиональные базы данных и информационные справочные системы

1.не предусмотрено

5 Материально-техническое обеспечение

5.1 Требования к оборудованию и помещению для занятий

Лабораторные работы и самостоятельная работа студентов должны проводиться в специализированной аудитории, оснащенной современной оргтехникой и персональными компьютерами с программным обеспечением в соответствии с тематикой изучаемого материала. Число рабочих мест в аудитории должно быть достаточным для обеспечения индивидуальной работы студентов. Рабочее место преподавателя должно быть оснащены современным компьютером с подключенным к нему проектором на настенный экран, или иным аналогичным по функциональному назначению оборудованием.

5.2 Требования к программному обеспечению

Для выполнения лабораторных работ и самостоятельной работы необходимо следующее программное обеспечение:

Microsoft Windows.

Веб-браузер, Chrome.

6 Методические рекомендации

6.1 Методические рекомендации для преподавателя по организации обучения

1. При подготовке к занятиям следует предварительно проработать материал занятия, предусмотрев его подачу точно в отведенное для этого время занятия. Следует подготовить необходимые материалы – теоретические сведения, задачи и др. При проведении занятия следует контролировать подачу материала и решение заданий с учетом учебного времени, отведенного для занятия.

2. При проверке работ и отчетов следует учитывать не только правильность выполнения заданий, но и оптимальность выбранных методов решения, правильность выполнения всех его шагов.

6.2 Методические указания для обучающихся по освоению дисциплины

Изучение дисциплины осуществляется в строгом соответствии с целевой установкой в тесной взаимосвязи учебным планом. Основой теоретической подготовки студентов являются аудиторные занятия, семинары и практики.

В процессе самостоятельной работы студенты закрепляют и углубляют знания, полученные во время аудиторных занятий, дорабатывают конспекты и записи, готовятся к промежуточной аттестации, а также самостоятельно изучают отдельные темы учебной программы.

На занятиях студентов, в том числе предполагающих практическую деятельность, осуществляется закрепление полученных, в том числе и в процессе самостоятельной работы, знаний. Особое внимание обращается на развитие умений и навыков установления связи положений теории с профессиональной деятельностью будущего специалиста.

Самостоятельная работа осуществляется индивидуально. Контроль самостоятельной работы организуется в двух формах:

самоконтроль и самооценка студента;

контроль со стороны преподавателей (текущий и промежуточный).

Текущий контроль осуществляется на аудиторных занятиях, промежуточный контроль осуществляется на зачете в письменной (устной) форме.

Критериями оценки результатов самостоятельной работы студента являются:

уровень освоения студентом учебного материала;

умения студента использовать теоретические знания при выполнении практических задач;

сформированность компетенций;

оформление материала в соответствии с требованиями..

7 Фонд оценочных средств

7.1 Методы контроля и оценивания результатов обучения

В процессе обучения используются следующие оценочные формы самостоятельной работы студентов, оценочные средства текущего контроля успеваемости и промежуточных аттестаций:

Лабораторные работы, экзамен.

7.2 Шкала и критерии оценивания результатов обучения

Показателем оценивания компетенций на различных этапах их формирования является достижение обучающимися планируемых результатов обучения по дисциплине.

Показатель	**Критерии оценивания**			
	2	**3**	**4**	**5**
ПК-4. Способен разрабатывать алгоритмы решения поставленных задач в соответствии с требованиями.				
ПК-4.1. Знать: Архитектура,	Обучающийся демонстрируе	Обучающийся демонстрирует	Обучающийся демонстрирует	Обучающийся демонстрирует

устройство и принцип функционирования вычислительных систем. Методы и средства проектирования баз данных. Методы и средства проектирования программных интерфейсов. **ПК-4.2. Уметь:** Применять методы и средства проектирования ИР, структур данных, баз данных, программных интерфейсов. **ПК-4.3. Владеть:** Разработка алгоритмов решения поставленных задач в соответствии с требованиями принятых в организации нормативных документов. Проектирование интерфейсов.	т полное отсутствие или недостаточное соответствие материалу дисциплины знаний, указанных в индикаторах компетенций дисциплины «Знать» (см. п. 3).	неполное соответствие следующих знаний, указанных в индикаторах компетенций дисциплины «Знать» (см. п. 3). Допускаются значительные ошибки, проявляется недостаточность знаний, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании знаниями при их переносе на новые ситуации.	частичное соответствие следующих знаний, указанных в индикаторах компетенций дисциплины «Знать» (см. п. 3). Но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях.	полное соответствие следующих знаний, указанных в индикаторах компетенций дисциплины «Знать» (см. п. 3). Свободно оперирует приобретенным и знаниями.

Шкала оценивания результатов промежуточной аттестации и её описание:

Форма промежуточной аттестации: экзамен.

Промежуточная аттестация обучающихся в форме экзамена проводится по результатам выполнения всех видов учебной работы, предусмотренных учебным планом по данной дисциплине, при этом учитываются результаты текущего контроля успеваемости в течение семестра. Оценка степени достижения обучающимися планируемых результатов обучения по дисциплине проводится преподавателем, ведущим занятия по дисциплине методом экспертной оценки. По итогам промежуточной аттестации по дисциплине выставляется оценка «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно».

Шкала оценивания	**Описание**
Отлично	Выполнены все **обязательные условия подготовки студента к промежуточной аттестации**, предусмотренные программой дисциплины. Студент демонстрирует соответствие знаний, умений, навыков показателям, приведенным в таблицах, оперирует приобретенными знаниями, умениями, навыками, применяет их в ситуациях повышенной сложности. При этом могут быть допущены незначительные ошибки, неточности, затруднения при переносе знаний и умений на новые, нестандартные задачи.
Хорошо	Выполнены все **обязательные условия подготовки студента к промежуточной аттестации**, предусмотренные программой дисциплины. Студент демонстрирует соответствие знаний, умений, навыков показателям, приведенным в таблицах, оперирует приобретенными знаниями, умениями, навыками. В то же время при ответе допускает несущественные погрешности, задачи решает с недочетами, не влияющими на общий ход решения.
Удовлетворительно	Выполнены все **обязательные условия подготовки студента к промежуточной аттестации**, предусмотренные программой дисциплины. Студент демонстрирует соответствие знаний, умений, навыков показателям, приведенным в таблицах, оперирует приобретенными знаниями, умениями, навыками. Но показывает неглубокие знания, при ответе не допускает грубых ошибок или противоречий, однако в формулировании ответа отсутствует должная связь между анализом, аргументацией и выводами, в решении задач могут содержаться грубые ошибки. Для получения правильного ответа требуются уточняющие вопросы.
Неудовлетворительно	Не выполнены обязательные **условия подготовки студента к промежуточной аттестации**, предусмотренные программой дисциплины, ИЛИ студент демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, студент испытывает значительные затруднения при оперировании знаниями и умениями.

7.3 Оценочные средства

7.3.1 Текущий контроль

Подготовка и защита лабораторных работ.

7.3.2 Промежуточная аттестация

Вопросы на экзамен

1. Структура микропроцессорной системы общие вопросы.
2. Регистр флагов
3. Алу
4. Устройство управления
5. Регистр команд
6. Шина данных
7. Шина адреса
8. Шина управления
9. Форматы данных микропроцессорной системы
10. Числовой формат
11. Символьный формат
12. Организация памяти и адресация данных
13. Оперативное запоминающее устройство
14. Постоянное запоминающее устройство
15. Непосредственная адресация
16. Косвенная адресация
17. Стековая адресация
18. Регистровая адресация
19. Организация обработки данных
20. Алгоритмы ввода-вывода данных
21. Адресное пространство устройств ввода-вывода
22. Процедуры прерывания ввода-вывода
23. Режим DMA
24. Общие сведения о микроконтроллерах AVR
25. Микроконтроллер AT90S8535
26. Запоминающие устройства микроконтроллера AT90S8535
27. АППАРАТНЫЕ ИНТЕРФЕЙСЫ МИКРОКОНТРОЛЛЕРА AT90S8535
28. Параллельные порты ввода-вывода
29. Последовательный интерфейс SPI
30. Символические имена битов управления регистра SPCR
31. Последовательный интерфейс UART
32. Символические имена флагов в регистре USR
33. Таймеры микроконтроллера
34. Аналоговый компаратор
35. Аналого-цифровой преобразователь (АЦП)
36. Чтение и запись данных EEPROM
37. Система прерываний и регистры общего управления
38. Система команд микроконтроллеров AVR
39. Система команд микроконтроллеров AVR

ПРИЛОЖЕНИЕ 1

7.3.1 Техническое задание на курсовое проектирование

СПИСОК ИСПОЛЬЗОВАННЫХ СОКРАЩЕНИЙ.

АЦП - аналого-цифровой преобразователь
БИС - большая интегральная схема
ВУ - внешнее устройство
ГСА - граф-схема алгоритма
ЗУ - запоминающее устройство
КПО - контроллер параллельного обмена
КПДП - канал прямого доступа в память
МП - микропроцессор
МПС - микропроцессорная система
ОЗУ - оперативное запоминающее устройство
ОП - отладочный пульт
ОУ - объект управления
ПДП - прямой доступ в память
ПЗУ - постоянное запоминающее устройство
ПМ - процессорный модуль
ПО - программное обеспечение
РОН - регистр общего назначения
СИС - схема средней степени интеграции
УВВ - устройство ввода/вывода
УМПС - управляющая микропроцессорная система
ЦАП - цифро-аналоговый преобразователь

1. ТЕХНИЧЕСКОЕ ЗАДАНИЕ НА ПРОЕКТИРОВАНИЕ

1.1. Общая структура разрабатываемой ЭВМ

1.1.1. Управляющая ЭВМ проектируется на базе однокристального микропроцессора или однокристальной микро-ЭВМ и включает в себя следующие основные устройства:

- процессорный модуль;
- память, состоящую из ОЗУ и ПЗУ;
- устройства параллельного ввода/вывода для связи с ОУ;
- блок последовательного канала для связи с ЭВМ верхнего уровня;
- программируемый системный таймер;
- контроллер прерываний;
- контроллер прямого доступа в память[1];
- пульт управления;
- отладочный пульт.

1.1.2. Все модули (устройства) системы объединяются интерфейсом (магистралью), требования к которому определяются заданным типом микропроцессора (микро-ЭВМ).

Обмен данными по интерфейсу может осуществляться как в едином адресном пространстве, так и в разделенном с помощью управляющих сигналов обращения к ЗУ и ВУ.

1.1.3. Процессорный модуль включает в себя микропроцессор (микро-ЭВМ) и, при необходимости, дополнительные БИС (СИС), обеспечивающие реализацию вспомогательных функций (тактовый генератор, шинные формирователи, регистры-защелки и др.).

1.1.4. Устройства ввода для связи с ОУ должны обеспечить ввод в ПМ значений x_1, x_2, x_3, x_4 двоичных датчиков, а так же 8-разрядных двоичных кодов NU_1, NU_2, NU_3, принимаемых с выходов АЦП. Сигнал датчика аварийной ситуации x_a воспринимается только подсистемой прерываний.

Устройства вывода на ОУ должны обеспечить выдачу двоичных управляющих воздействий y_1, y_2, y_3 определенной длительности и кода управляющего напряжения Y_4 - 8-разрядного двоичного вектора на вход ЦАП.

В структуру ОУ входит устройство, принимающее массив данных из ПЗУ (ОЗУ) в режиме прямого доступа в память[2] (ПДП). Запрос на ПДП возникает асинхронно по отношению к процедуре управления.

---

[1] в данном курсовом проекте подсистема ПДП предусматривается лишь в МПС на базе однокристальных микропроцессоров

1.1.5. Пульт управления должен обеспечивать ввод в ПМ значения 8-разрядной двоичной константы К, ввод двоичного значения сигнала "СТОП", формирование сигнала начальной установки системы, вывод на светодиодную индикацию значений x_1, x_2, x_3, x_4, y_1, y_2, y_3, NU_1, Y_4. Кроме того, необходимо предусмотреть светодиод или зуммер аварийной сигнализации.

1.1.6. Системный таймер должен обеспечить отсчет временных задержек, реализуемых при работе алгоритма управления.

1.1.7. Блок последовательного обмена предназначен для передачи на ЦВМ верхнего уровня информации о состоянии процесса управления. По запросу со стороны "центральной" ЦВМ разрабатываемая УЦВМ должна обеспечить выдачу по последовательному каналу кадра, содержимое которого приведено в п. 1.3 (прерывание INT3). Передача информации с верхнего уровня на нижний не предусмотрена.

1.1.8. Контроллер прерываний обеспечивает фиксацию запросов на прерывания от различных источников (см. п. 1.3) и дисциплину обслуживания запросов.

В подсистеме векторного прерывания контроллер формирует код команды вызова, а при наличии в системе радиального входа запроса на прерывания - код состояния регистра запросов.

1.1.9. Отладочный пульт предназначен для подключения к системе только в процессе ее отладки (поиска неисправностей) и должен обеспечивать доступ к ячейкам памяти, портам ввода/вывода. Кроме того, с помощью отладочного пульта должна быть обеспечена возможность пошаговой и/или потактовой работы системы. Управление в процессе отладки обеспечивает программа МОНИТОР, хранящаяся в системном или "теневом" ПЗУ.

1.2. Алгоритм управления объектом

1.2.1. Для формирования управляющего воздействия y_1 снимается информация с цифровых датчиков x_1, x_2, x_3, x_4 и вычисления значения булевой функции $f_1(x_1, x_2, x_3, x_4)$.

При единичном значении f_1 вырабатывается управляющий сигнал $y_1=1$ длительностью t_1. Это значит, что через t_1 после выдачи $y_1=1$ необходимо выработать $y_1=0$.

1.2.2. При обработке информации с аналоговых датчиков ПМ принимает коды NU_1, NU_2 с выходов АЦП и код константы К с тумблерного регистра пульта управления. Далее вычисляется значение функции $NU=f_2(NU_1, NU_2, K)$ и сравнивается с константой Q, хранящейся в ПЗУ. В зависимости от результатов сравнения вырабатывается (аналогично y_1) один из двух двоичных управляющих сигналов y_2 или y_3 заданной длительности по следующему правилу:

если NU < Q, то выдать y_2 длительностью t_2, иначе выдать y_3 длительностью t_3.

Далее формируется управляющее воздействие Y_4, для чего с АЦП вводится значение NU_3 и производится вычисление по формуле

$$\mathbf{Y_4 = 4 \times NU_3,}$$

а значение Y_4 в виде 8-разрядного кода выдается на вход ЦАП.

Все двоичные переменные и константы, участвующие в вычислениях: NU_1, NU_2, NU_3, K, Q, Y_4 рассматриваются как целые без знака.

1.2.3. После выдачи всех управляющих воздействий проверяется состояние тумблера "СТОП" на пульте управления. Если СТОП=0, цикл управления начинается с начала, иначе выполняется процедура останова системы, включающая следующие действия:

- формируется сигнал установки системы в исходное состояние путем подачи на линию начальной установки интерфейса двух прямоугольных импульсов длительностью 30 мкС с интервалом 30 мкС;
- выполняется команда процессора СТОП.

1.3. Реакция системы на внешние события

В системе необходимо предусмотреть следующие линий запроса на внешние прерывания:

INT0 - отказ источника питания;

INT1 - сигнал X_a аварийного датчика ОУ;

INT2 - запрос от пульта управления (прерывание оператора);

INT3 - запрос от ЭВМ верхнего уровня.

Запросы на прерывания приведены в порядке убывания приоритетов (INT0 - высший приоритет). Система должна реагировать на запросы следующим образом:

INT0:

- вырабатывается сигнал установки системы в исходное состояние (см.п.1.2.3) ;
- выполняется команда СТОП.

INT1:

- на пульте управления включается аварийная сигнализация (световая с частотой 2Гц или звуковая с частотой 500Гц);
- на индикацию пульта выдается состояние двоичных датчиков x1, x2, x3, x4 и цифровой код NU1;
- выполняется команда СТОП.

INT2:

- выдается на индикацию значения следующих булевых переменных:
  - ⇒ функция f1,
  - ⇒ результат сравнения NU<=Q,
  - ⇒ значение выражения x1 & x2 & x3 & x4,
  - ⇒ значение выражения x1∨x2∨x3∨x4;
- выдается на индикацию значение сохраняемой в ПЗУ константы Q;
- организуется выход из прерывания на начало цикла управления.

INT3:

выдать в последовательный канал следующую информацию:

- код символа '!' ("Внимание!");
- двухзначный номер абонента (номер студента в списке группы);
- максимальное значение Y_4, вычисленное за период от предыдущего сеанса связи до текущего цикла управления;
- минимальное значение Y_4 за тот же период;
- код символа '#' ("Конец передачи").

Кроме перечисленных, в системе могут использоваться прерывания от ВУ, обеспечивающих связь с ОУ, системного таймера и канала последовательного обмена.

1.4. Структура задания

Задания на курсовой проект, приведенные в разделе 4, включают в себя некоторый набор исходных данных и ограничений для проектирования управляющей ЦВМ. Все варианты задания сведены в таблицу 1. Строка таблицы представляет один вариант задания, причем номер варианта определяется номером группы (1..2) и порядковым номером студента по списку группы (1..25).

Задание определяет:

- базовый микропроцессор (микро-ЭВМ), на основе которого требуется построить управляющую ЭВМ. Это не исключает возможности применения БИС других серий, например, для реализации контроллеров прерываний, ПДП, последовательного обмена и др.;
- алгоритм управления определяется в задании видом функций f_1 и f_2, длительностями управляющих сигналов t_1, t_2, t_3. В строках табл.1 имеются ссылки на таблицы 2 и 3, и которых и определены параметры f_1, f_2, t_1, t_2, t_3.
- типы БИС, на которых должны быть реализованы блоки ПЗУ и ОЗУ, заданы в табл. 1.

2. ЭТАПЫ КУРСОВОГО ПРОЕКТИРОВАНИЯ. СОДЕРЖАНИЕ ЭТАПОВ И РЕЗУЛЬТАТЫ ПРОЕКТИРОВАНИЯ

В курсовом проекте предлагается следующий состав и порядок выполнения этапов:

1. Расшифровка и анализ задания.
2. Разработка процессорного модуля, интерфейса и уточненной структурной схемы.
3. Разработка подсистемы памяти.
4. Разработка подсистемы ввода/вывода.
5. Разработка подсистемы прерываний.
6. Разработка подсистемы ПДП[1].
7. Описание структуры отладочного пульта и процесса отладки микропроцессорных устройств.
8. Разработка блок-схемы управляющей программы.
9. Оформление проекта.

2.1. Расшифровка и анализ задания

По номеру группы и порядковому номеру в списке группы следует выбрать строку табл.1, а также указанные в ней строки табл. 2, 3, выписать их содержимое. Изучить общую структуру системы и проанализировать возможность ее реализации на заданных БИС. Если в процессе предварительного анализа будут замечены противоречия в задании, например - несоответствие параметров БИС микро-ЭВМ и памяти, то следует скорректировать задание - самостоятельно или по согласованию с руководителем.

2.2. Разработка уточненной структурной схемы

При реализации УМПС на базе однокристальной микроЭВМ следует прежде всего определить, следует ли использовать внешние ОЗУ и/или ПЗУ или ограничится ресурсами кристалла. С учетом принятого решения разрабатывается системный интерфейс, включающий средства подключения внешней памяти, подсистемы ввода/вывода других элементов УМПС.

Интерфейс проектируемой УМПС на базе однокристальной микропроцессора определяется типом заданного МП и практически не оставляет выбора при разработке. Поэтому этап проектирования интерфейса в этом случае сводится к изучению процедур управления системной шиной со стороны заданного МП.

Результатом разработки интерфейса должны быть:

- список линий интерфейса, их назначение и мнемоническое обозначение;
- алгоритмы основных процедур интерфейса (Чтение, Запись, Прерывание, ПП) - в форме ГСА или качественных временных диаграмм.

На этапе уточнения обобщенная структурная схема УМПС следует:

- изобразить все модули, входящие в состав МПС, в том числе полный набор УВВ, контроллеров прерываний, ПДП, селекторы адреса и т.п., пульты;
- показать состав линий магистрали, поступающих на каждый модуль и связь между модулями;
- произвести предварительное распределение адресного пространства системы, назначив адреса ОЗУ, ПЗУ и регистрам всех ВУ. Распределение адресов между ОЗУ и ПЗУ может уточняться при разработке ПО.

Результатами этапа должны быть:

- уточненная структурная схема УМПС;
- карта распределения адресного пространства.

2.3. Разработка подсистемы памяти

Подсистема памяти разрабатываемой МПС включает в себя модуль ОЗУ и модуль ПЗУ, доступ к которым осуществляется по системной магистрали. Исходные данные для разработки ОЗУ и ПЗУ определены в таблице 1, где указаны типы применяемых микросхем.

Требуется разработать принципиальные схемы ОЗУ и ПЗУ с учетом особенностей функционирования заданных микросхем и схему селектора адресов, вырабатывающую сигналы выборки кристалла для модулей памяти с учетом распределения адресного пространства, принятого в п. 2.2, причем схема селекции может включать в себя селекторы ВУ, если память и ВУ функционируют в едином адресном пространстве.

Если в УМПС используются БИС динамического ОЗУ, то необходимо предусмотреть схему регенерации памяти. Для этого можно воспользоваться серийной БИС контроллера динамического ОЗУ (например, К1818ВТ03) или разработать схему управления на СИС. В УМПС на базе Z80 целесообразно использовать встроенный контроллер регенерации.

Результатом проектирования подсистемы памяти должны быть:

- принципиальная электрическая схема ОЗУ;
- принципиальная электрическая схема ПЗУ
- принципиальная электрическая схема селектора адреса.

2.4. Разработка подсистем ввода/вывода, прерываний и ПДП

2.4.1. В разрабатываемой МПС должна быть предусмотрена следующая номенклатура ВУ:

1) устройство ввода информации с цифровых датчиков x_1, x_2, x_3, x_4;
2) устройство ввода информации с аналогового датчика NU_1;
3) устройство ввода информации с аналогового датчика NU_2;
4) устройство ввода информации с аналогового датчика NU_3;
5) устройство ввода константы К с пульта оператора;
6) устройство вывода цифрового управляющего сигнала y_1;
7) устройство вывода цифрового управляющего сигнала y_2;
8) устройство вывода цифрового управляющего сигнала y_3;
9) устройство вывода 8-разрядного кода Y_4 на ЦАП;
10) устройство вывода значений x_1, x_2, x_3, x_4, y_1, y_2, y_3 на светодиодную индикацию пульта оператора;
11) устройство вывода кода NU_1 на индикацию пульта оператора;
12) устройство вывода кода Y_4 на индикацию пульта оператора;
13) устройство вывода аварийной сигнализации на пульт оператору.

Кроме того, к средствам ввода/вывода можно отнести управляющие регистры и регистры состояния контроллеров прерываний, ПДП, последовательного обмена, о которых будет сказано ниже. Каждое из перечисленных выше устройств должно получить свой адрес в едином адресном пространстве или в пространстве ввода/вывода. При этом следует учесть, что устройства 1..4, 6..9 относятся к ВУ объекта управления, а 5, 10..13 - к пульту оператора. В качестве средств ввода/вывода можно использовать многорежимные буферные регистры или специальные интерфейсные БИС, входящие в базовую серию или другие серии, совместимые с базовой (например, БИС КР580ВВ55).

Результатом проектирования подсистемы ввода/вывода должно быть:

- карта распределения адресного пространства ввода/вывода или фрагмента единого адресного пространства, отведенного под ввод/вывод;
- принципиальная схема УВВ ОУ.
- принципиальная схема пульта оператора.

2.4.2. Подсистема прерываний должна обеспечивать реакцию на системные запросы INT0 - INT3 и, кроме того, если инициатором обмена может выступать ВУ, то дополнительно должны быть организованы линии запросов на прерывания от УВВ ОУ. Если в системе предусмотрена радиальная система прерываний, то источник запроса идентифицируется программно.

При векторной подсистеме прерываний необходимо предусмотреть контроллер прерываний, который, анализируя все запросы, выбирает

наиболее приоритетный и, получив подтверждение от ПМ, выставляет на линии данных вектор прерывания. В качестве контроллера прерываний можно использовать любую серийную БИС соответствующего назначения (К580ВН59, К1810ВН59А, К1801ВП135 и др.) или разработать собственный контроллер на СИС.

В радиальной подсистеме прерываний также можно использовать контроллер прерываний для фиксации запросов, генерации сигнала INT и программного анализа слова запросов или слова состояний.

2.4.3. Канал ПДП необходимо предусмотреть только в МПС, реализованных на однокристальных микропроцессорах. КПДП должен обеспечить передачу массива данных только в одном направлении - из памяти к ВУ. Для реализации канала можно воспользоваться серийным контроллером ПДП (например, К580ВТ53), что в данном случае существенно избыточно, или разработать собственный упрощенный контроллер на один канал.

Результатом проектирования подсистем ПДП и прерываний должны быть:

- схема включения контроллера прерываний в систему (если он применяется);
- схема контроллера прерываний (если используется "самодельный" контроллер);
- карта распределения векторов прерываний в памяти;
- схему подключения в систему КПДП;
- принципиальную схему "самодельного" КПДП, если он применен.

2.5. Описание структуры отладочного пульта и процесса отладки микропроцессорных устройств

Отладочный пульт (ОП) предназначен для подключения к системе только в процессе ее отладки (поиска неисправностей) и должен обеспечивать доступ к ячейкам памяти, портам ввода/вывода как в режиме статического отладчика, так и под управлением программы.

2.6. Разработка программного обеспечения

В рамках разработки ПО в курсовом проекте требуется разработать алгоритмы программ.

3. Задания

Выбор варианта осуществляется по порядковому номеру в списке группы. Если в группе более 25 человек, то последовательно выбирается вариант из группы 2. Например, если студент 26 по списку, то он выбирает вариант 2.1, если 27, то 2.2 и так далее.

Таблица 1

№ вар.	БИС МП (МЭВМ)	Алгоритм управления		Память*)	
		f_1, t_1	f_2, t_2, t_3	БИС ОЗУ	БИС ПЗУ
1.1	MC68HC11E9	21	11	К565РУ5	К596РЕ1
1.2	PIC16xxx	2	8	К134РУ6	К541РТ2
1.3	MC68HC11F1	5	7	К565РУ6	К556РТ5
1.4	MC68HC11E9	12	3	К565РУ5	К556РТ6
1.5	PIC18xxx	1	5	К134РУ6	К541РТ2
1.6	К1816ВЕ51	3	9	К537РУ3	К541РЕ1
1.7	MC68HC11E9	4	22	К565РУ6	К556РТ5
1.8	К1816ВЕ51	7	25	К537РУ8	К556РТ6
1.9	MC68HC11F1	16	14	К134РУ6	К541РТ2
1.10	К1816ВЕ48	23	2	К537РУ8	К573РФ2
1.11	MC68HC11E9	15	15	К565РУ6	К541РЕ1
1.12	MC68HC11F1	13	23	К565РУ5	К556РТ5
1.13	MC68HC11E9	6	20	К565РУ6	К541РТ2
1.14	PIC16xxx	18	16	К537РУ8	К541РЕ1
1.15	MC68HC11F1	24	1	К134РУ6	К556РТ5
1.16	К1816ВЕ48	9	21	К537РУ8	К556РТ6
1.17	PIC18xxx	25	4	К565РУ6	К541РТ2
1.18	MC68HC11E9	11	15	К537РУ8	К573РФ2
1.19	К1816ВЕ51	17	12	К134РУ6	К541РТ2
1.20	PIC16xxx	10	6	К537РУ8	К541РЕ1
1.21	К1816ВЕ51	19	10	К565РУ6	К556РТ5
1.22	MC68HC11E9	14	17	К537РУ8	К556РТ6
1.23	MC68HC11F1	22	24	К134РУ6	К541РТ2
1.24	К1816ВЕ51	20	19	К537РУ8	К573РФ2
1.25	MC68HC11E9	8	18	К537РУ8	К556РТ5

Таблица 1 (окончание)

№ вар.	БИС МП (МЭВМ)	Алгоритм управления		Память	
		f_1, t_1	f_2, t_2, t_3	БИС ОЗУ	БИС ПЗУ
2.1	MC68HC11E9	21	11	К565РУ5	К596РЕ1
2.2	К1816ВЕ51	2	8	К134РУ6	К556РТ6
2.3	MC68HC11F1	5	7	К565РУ6	К541РТ2
2.4	К1816ВЕ48	12	3	К565РУ5	К573РФ2
2.5	MC68HC11E9	1	5	К134РУ6	К541РЕ1
2.6	MC68HC11F1	3	9	К537РУ3	К556РТ5
2.7	MC68HC11E9	4	22	К565РУ6	К541РТ2
2.8	PIC18xxx	7	25	К537РУ8	К556РТ5
2.9	MC68HC11F1	16	14	К134РУ6	К556РТ6
2.10	MC68HC11E9	23	2	К537РУ8	К541РТ2
2.11	PIC18xxx	15	15	К565РУ6	К541РЕ1
2.12	К1816ВЕ51	13	23	К565РУ5	К556РТ5
2.13	MC68HC11E9	10	17	К134РУ6	К541РТ2
2.14	PIC16xxx	19	24	К537РУ8	К541РЕ1
2.15	MC68HC11F1	14	19	К565РУ6	К556РТ5
2.16	MC68HC11E9	22	18	К537РУ8	К556РТ6
2.17	MC68HC11E9	20	20	К134РУ6	К541РТ2
2.18	К1816ВЕ51	8	16	К537РУ8	К573РФ2
2.19	MC68HC11F1	6	1	К537РУ8	К541РТ2
2.20	PIC18xxx	18	21	К565РУ6	К541РЕ1
2.21	MC68HC11E9	24	4	К537РУ8	К556РТ5
2.22	MC68HC11E9	9	15	К134РУ6	К556РТ6
2.23	К1816ВЕ51	25	12	К537РУ8	К541РТ2
2.24	PIC16xxx	11	6	К565РУ6	К573РФ2
2.25	К1816ВЕ51	17	10	К537РУ8	К556РТ5

*) **Примечание**. В конкретной реализации проекта на базе однокристальной микроЭВМ может не использоваться постоянная и/или оперативная память на внешних БИС

Таблица 2

№	Функция $y_1=f(x_1,x_2,x_3,x_4)$	Время t_1 [мкс]
1	X1 ∨ X2 & X3 ∨ X4	10
2	X1 & X2 & X3	20
3	X1 & ⌉X2 ∨X3 & X4	100
4	X1 & X2 ∨ X3 & X4	60
5	X1 ∨ ⌉X2 ∨ X3 & ⌉X4	40
6	X1 & X2 & X3	20
7	X1 & ⌉X2 ∨X3	80
8	X1 ∨ X2 ∨ X3 ∨ X4	90
9	X1 &X2 ∨X3 ∨ X4	45
10	X1 ∨ X2 & X3 & X4	35
11	⌉X1 ∨ X2 ∨ X3	200
12	X1 & X2 & ⌉X3	120
13	X1 &X2 ∨ X3	35
14	X1 + (X2 ∨ X3)	50
15	X1 & X2 & X3 ∨ X4	80
16	X1 ∨ X2 & X3 & X4	60
17	X1 & X2 ∨ X1 & X2	100
18	X1 & ⌉X2 & ⌉X3 ∨ X4	25
19	X1 &X2 & ⌉X3 ∨ X4	10
20	X1 &X2 & ⌉X3 ∨ X4	60
21	(X1 & X2) ⊕ (X3 ∨ X4)	75
22	X1 ⊕ ⌉(X2&X3)	150
23	X1 & ⌉X2 ∨ ⌉X2 & X3 &X4	200
24	X1 & X2 ∨ (X3 ⊕ ⌉X4)	250
25	X1 & X2 & ⌉X3 ∨ ⌉X4	15

Таблица 3

№ строки	Функция $NU = f'(NU_1, NU_2, K)$	Время t_2[мкС]	Время t_3 [мкС]
1	$\min (NU_1; NU_2 + K)$	30	30
2	$\min (NU_1; NU_2 + K)$	30	40
3	$NU_1 + NU_2 + K$	60	90
4	$\max (NU_1; NU_2 + K)$	90	80
5	$\min (NU_1; NU_2 - K)$	25	40
6	$\max (NU_1; NU_2 - K)$	50	80
7	$NU_1 + NU_2 - K$	60	65
8	$\min (NU_1; NU_2)$	120	90
9	$\max (NU_1; NU_2)$	220	30
10	$NU_1 - NU_2 + K$	50	45
11	$\min (NU_1 + NU_2; K)$	40	70
12	$\max (NU_1 + NU_2; K)$	50	75
13	$\min (NU_1 - NU_2; K)$	80	220
14	$\max (NU_1 - NU_2; K)$	90	180
15	$NU_1 - NU_2 - K$	75	75
16	$\min (NU_1; NU_2 + K)$	70	150
17	$\max (NU_1; NU_2 + K)$	80	80
18	$\min (NU_1; NU_2 - K)$	80	50
19	$\max (NU_1; NU_2 - K)$	60	70
20	$\min (NU_1 + NU_2; K$	90	40
21	$\max (NU_1 - K; NU_2)$	120	80
22	$\max (NU_1 + K; NU_2)$	10	60
23	$\min (NU_1; NU_2)$	100	30
24	$\max (NU_1; NU_2)$	75	60
25	$NU_1 - NU_2 + K$	125	75