Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Максимов Алексей Борисович
Должность: директор департамента по образовательной политике
Дата подписания: 30.10.2023 11:08:15
Уникальный программный ключ:
8db180d1a3f02ac9e60521a5672742735c18b1d6

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
**«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**
**(МОСКОВСКИЙ ПОЛИТЕХ)**

Транспортный факультет

УТВЕРЖДАЮ
И.о. декана
_____ /М.Н. Лукьянов/
«16» февраля 2023г.

# РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

## Разработка электронных блоков управления

Направление подготовки/специальность
**01.03.02 Прикладная математика и информатика**

Профиль/специализация
**Интеллектуальные системы управления транспортом**

Квалификация
**бакалавр**

Формы обучения
**очная**

Москва, 2023 г.

**Разработчик(и):**

к. ф.-м. н., доцент кафедры /  Т.Т. Идиатуллов /

**Согласовано:**
Заведующий кафедрой «СМАРТ-технологии»,

к.т.н., доцент  / Е.В. Петрунина /

**1. Цели освоения дисциплины**

Целью освоения дисциплины «Разработка электронных блоков управления» является формирование системы знаний, умений и навыков в области функционирования электронных и микропроцессорных систем.

Задачи дисциплины: изучение принципов построения и эксплуатации электронных устройств, изучение теоретических основ цифровой электроники, основных схемотехнических приемов, изучение принципов построения микропроцессорных систем.

**2. Место дисциплины в структуре ООП бакалавриата**

Дисциплина «Разработка электронных блоков управления» относится к дисциплинам части, формируемой участниками образовательных отношений (Блока 1) основной образовательной программы бакалавриата;.

Дисциплина базируется на следующих, пройденных дисциплинах:

- Физические основы оптоэлектроники;
- Модуль «Математические дисциплины»;

**3. Перечень планируемых результатов обучения по дисциплине (модулю), соотнесенные с планируемыми результатами освоения образовательной программы**

| **Код компетенции** | **В результате освоения образовательной программы обучающийся должен обладать** | **Перечень планируемых результатов обучения по дисциплине** |
|---|---|---|
| ПК-1 | Способен проектировать компьютерное программное обеспечение | ***Знать*** о методах математического анализа и моделирования. Знать основную теорию об экспериментальных исследованиях в профессиональной деятельности. ***Уметь*** применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности. ***Владеть*** навыками применения полученных знаний и навыками общеинженерного моделирования. Владеть умениями проводить экспериментальные исследования. |

| | | |
|---|---|---|
| ПК-2 | Способен вести процесс разработки автотранспортных средств и их компонентов | ***Знать*** теорию о самых современных информационных технологиях и программных средствах, методах их применения в профессиональной деятельности.<br>***Уметь*** использовать современные информационные технологии и программные средства, в том числе отечественного производства, при решении задач профессиональной деятельности.<br>***Владеть*** навыками применения самых современных информационных технологий и программных средств в решении поставленной задачи. |

**4. Структура и содержание дисциплины**

Общая трудоемкость дисциплины составляет 4 зачетных единицы, 144 академических часа (из них 72 часа – аудиторная работа, в том числе 18 часов лекций, 54 часа лабораторных занятий, и 72 часов самостоятельной работы студента).

В шестом семестре - 18 часов лекций и 18 часов практические занятия, самостоятельная работа – 36 часа. Форма итогового контроля – зачет.

В седьмом семестре – 36 часов практические занятия, самостоятельная работа – 36 часов. Форма итогового контроля – экзамен.

Структура и содержание дисциплины «Разработка электронных блоков управления» по срокам и видам работы отражены в приложении 1.

**Содержание разделов дисциплины**

**Тематика лекционных занятий:**

**Тема 1.** *Основы работы импульсных и цифровых устройств.* Виды импульсных сигналов и их основные параметры. Линейные элементы импульсных устройств.

**Тема 2.** *Ключевые элементы импульсных устройств.* Диодные ключи. Ключи на БТ. Динамический ключ на комплиментарных транзисторах. Ключи на ПТ

**Тема 3.** *Цифровые и логические устройства.* Системы счисления и цифровые коды. Основы алгебры логики. Типы серийных логических элементов (интегральных схем). Базовые элементы ТТЛ. Базовые элементы КМОП.

**Тема 4.** *Комбинационные цифровые устройства.* Мультиплексоры, демультиплексоры, шифраторы, дешифраторы, арифметические сумматоры, схемы контроля четности/нечетности. Цифровые компараторы.

**Тема 5.** *Последовательные устройства.* Триггеры, регистры, счетчики, цифровые автоматы.

**Тема 6.** *Аналогово-цифровые и цифро-аналоговые преобразователи (АЦП и ЦАП).* Методы преобразования аналоговых величин в код. Параллельный АЦП, АЦП последовательного приближения, АЦП с промежуточным преобразованием в интервал времени. Схема ЦАП, основные параметры и характеристики преобразования.

**Тема 7.** *Основные сведения о семействе микроконтроллеров AVR*. Архитектура процессора AVR. Регистры общего назначения и АЛУ. Регистр состояния. Адресация устройств

вводавывода и памяти SRAM. Программный счетчик и стек. Прерывания. Способы адресации данных.

**Тема 8**. *Система команд микроконтроллеров AVR*. Особенности архитектуры микроконтроллера. Команды пересылки. Арифметические и логические команды. Команды управления программой. Команды сравнения. Команды условного перехода. Команды сдвигов. Команды установки битов. Команды изменения битов регистра признаков. Дополнительные команды. Команды расширенного набора.

**Тема 9.** *Архитектура микропроцессорного ядра микроконтроллеров AVR*. Организация памяти. Программная модель.

**Тема 10**. *Программирование AVR*. Общие сведения. Защита кода и данных. Конфигурационные ячейки . Идентификатор. Калибровочная ячейка. Организация памяти программ и данных микроконтроллеров семейства Mega. Управление процессом программирования. . Программирование по последовательному каналу. Параллельное программирование. Программирование по интерфейсу JTAG.

**Тематика практических занятий**

Практическое занятие № 1. Исследование логических элементов и схем.

Практическое занятие № 2. Исследование комбинационных устройств.

Практическое занятие № 3. Исследование последовательностных устройств.

Практическое занятие№ 4. Исследование аналого-цифровых и цифроаналоговых преобразователей.

Практическое занятие № 5. Знакомство со средой AVR Studio:принципы программирования микроконтроллеров AVR.

Практическое занятие № 6. Работа с портами ввода-вывода.

Практическое занятие № 7. Программируемый таймер.

Практическое занятие № 8. Работа с аналого-цифровым преобразователем.

Практическое занятие № 9. Работа с универсальным последовательным интерфейсом.

Для проведения лабораторных работ требуется компьютерный класс (АВ2507, АВ2614) с установленным программным обеспечением NI Multisim 13.0, AVR Studio, Proteus Design Suite 8.6.

**Тематика вопросов для самостоятельного изучения**

**6 семестр**

Современная элементная база цифровых устройств – микросхемы серии ТТЛ и КМОП, 555 таймер, микросхемы комбинационных и последовательностных устройств. Микросхемы ЦАП и АЦП.

**7 семестр**

Особенности и многообразие семейства Ардуино.

**5. Образовательные технологии**

Методика преподавания дисциплины «Разработка электронных блоков управления» и реализация компетентностного подхода в изложении и восприятии материала предусматривает использование следующих активных и интерактивных форм проведения аудиторных и внеаудиторных занятий:

– аудиторные занятия: лекции, лабораторные работы, тестирование;

– внеаудиторные занятия: самостоятельное изучение отдельных вопросов, подготовка к лабораторным работам.

**6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоении дисциплины и учебно-методическое обеспечение самостоятельной работы студентов**

В процессе обучения в течение семестра используются оценочные средства текущего контроля успеваемости и промежуточных аттестаций. Применяются следующие оценочные средства: тест, защита лабораторных работ, зачет, экзамен.

Образцы тестовых заданий и вопросов к экзамену и зачету приведены в приложении 2.

**6.1. Фонд оценочных средств для проведения промежуточной аттестации обучающихся по дисциплине (модулю).**

6.1.1. Перечень компетенций с указанием этапов их формирования в процессе освоения образовательной программы.

**В результате освоения дисциплины (модуля) формируются следующие компетенции:**

| **Код компетенции** | **В результате освоения образовательной программы обучающийся должен обладать** |
|---|---|
| ПК-1 | Способен проектировать компьютерное программное обеспечение |
| ПК-2 | Способен вести процесс разработки автотранспортных средств и их компонентов |

В процессе освоения образовательной программы данная компетенция, в том числе их отдельные компоненты, формируются поэтапно в ходе освоения обучающимися дисциплин (модулей), практик в соответствии с учебным планом и календарным графиком учебного процесса.

**6.1.2. Описание показателей и критериев оценивания компетенций, формируемых по итогам освоения дисциплины (модуля), описание шкал оценивания.**

Показателем оценивания компетенций на различных этапах их формирования является достижение обучающимися планируемых результатов обучения по дисциплине (модулю).

| ПК-1 Способен проектировать компьютерное программное обеспечение | | | | |
|---|---|---|---|---|
| **Показатель** | **Критерии оценивания** | | | |
| | **2** | **3** | **4** | **5** |

| | | | | |
|---|---|---|---|---|
| ***Знать:*** о методах математического анализа и моделирования. Знать основную теорию об экспериментальных исследованиях в профессиональной деятельности | Обучающийся демонстрирует полное отсутствие или недостаточное соответствие следующих знаний: основы теории расчета и анализа электронных цифровых схем; принципы действия и характеристик и основных цифровых устройств; - параметры современных цифровых устройств . | Обучающийся демонстрирует неполное соответствие следующих знаний основы теории расчета и анализа электронных цифровых схем; принципы действия и характеристики основных цифровых устройств; - параметры современных цифровых устройств. Допускаются значительные ошибки, проявляется недостаточность знаний, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании знаниями при их переносе на новые ситуации | Обучающийся демонстрирует частичное соответствие следующих знаний: основы теории расчета и анализа электронных цифровых схем; принципы действия и характеристики основных цифровых устройств;- параметры современных цифровых устройств. но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях | Обучающийся демонстрирует полное соответствие следующих знаний: основы теории расчета и анализа электронных цифровых схем; принципы действия и характеристики основных цифровых устройств;- параметры современных цифровых устройств. свободно оперирует приобретенными знаниями |
| **Уметь:** применять естественно - научные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности. | Обучающийся не умеет или в недостаточной степени умеет осуществлять синтез простейших цифровых схем на основе современной элементной базы. | Обучающийся демонстрирует неполное соответствие следующих умений: осуществлять синтез простейших цифровых схем на основе современной элементной базы. | Обучающийся демонстрирует частичное соответствие следующих умений: осуществлять синтез простейших цифровых схем на основе современной элементной базы. | Обучающийся демонстрирует полное соответствие следующих умений: осуществлять синтез простейших цифровых схем на основе современной |

| | | | | |
|---|---|---|---|---|
| | | | | элементной базы |
| ***Владеть:*** навыками применения полученных знаний и навыками общеинженерного моделирования. Владеть умениями проводить экспериментальные исследования. | Обучающийся не владеет или в недостаточной степени владеет методами анализа цифровых схем; навыками работы с электротехнической аппаратурой, электронными устройствами, контрольно-измерительными испытательным оборудованием | Обучающийся владеет методами анализа цифровых схем; навыками работы с электротехнической аппаратурой, электронными устройствами, контрольно-измерительным и испытательным оборудованием. Обучающийся испытывает значительные затруднения при применении навыков в новых ситуациях | Обучающийся частично владеет методами анализа цифровых схем; навыками работы с электротехнической аппаратурой, электронными устройствами, контрольно-измерительным и испытательным оборудованием, навыки освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе умений на новые, нестандартные ситуации | Обучающийся в полном объеме владеет методами анализа цифровых схем; навыками работы с электротехнической аппаратурой, электронными устройствами, контрольно-измерительным и испытательным оборудованием, свободно применяет полученные навыки в ситуациях повышенной сложности |

| ПК-2 Способен вести процесс разработки автотранспортных средств и их компонентов | | | | |
|---|---|---|---|---|
| **Показатель** | **Критерии оценивания** | | | |
| | **2** | **3** | **4** | **5** |

| | | | | |
|---|---|---|---|---|
| ***Знать:*** теорию о самых современных информационных технологиях и программных средствах, методах их применения в профессиональной деятельности. | Обучающийся демонстрирует полное отсутствие или недостаточное соответствие следующих знаний: назначение, устройство, принцип действия различных электронных устройств. | Обучающийся демонстрирует неполное соответствие следующих знаний: назначение, устройство, принцип действия различных электронных устройств. Допускаются значительные ошибки, проявляется недостаточность знаний, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании знаниями при их переносе на новые ситуации. | Обучающийся демонстрирует частичное соответствие следующих знаний: назначение, устройство, принцип действия различных электронных устройств. но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях. | Обучающийся демонстрирует полное соответствие следующих знаний: назначение, устройство, принцип действия различных электронных устройств, свободно оперирует приобретенными знаниями. |
| ***Уметь:*** использовать современные информационные технологии и программные средства, в том числе отечественного производства, при решении задач профессиональной деятельности. | Обучающийся не умеет или в недостаточной степени умеет выбирать электронные компоненты по заданным характеристикам и формулировать требования к электронным компонентам. | Обучающийся демонстрирует неполное соответствие следующих умений: выбирать электронные компоненты по заданным характеристикам и формулировать требования к электронным компонентам. Допускаются значительные ошибки, проявляется недостаточность умений, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании | Обучающийся демонстрирует частичное соответствие следующих умений: выбирать электронные компоненты по заданным характеристикам и формулировать требования к электронным компонентам. Умения освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе умений на новые, нестандартные ситуации. | Обучающийся демонстрирует полное соответствие следующих умений: выбирать электронные компоненты по заданным характеристикам и формулировать требования к электронным компонентам. Свободно оперирует приобретенными умениями, применяет их в ситуациях повышенной сложности. |

| | | | | |
|---|---|---|---|---|
| | | умениями при их переносе на новые ситуации. | | |
| ***Владеть:*** Владеть навыками применения самых современных информационных технологий и программных средств в решении поставленной задачи | Обучающийся не владеет или в недостаточной степени владеет навыками расчета, проектирования, программирования простых микропроцессорных систем | Обучающийся владеет навыками расчета, проектирования, программирования простых микропроцессорных систем, допускаются значительные ошибки, проявляется недостаточность владения навыками по ряду показателей, Обучающийся испытывает значительные затруднения при применении навыков в новых ситуациях | Обучающийся частично владеет навыками расчета, проектирования, программирования простых микропроцессорных систем, навыки освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе умений на новые, нестандартные ситуации. | Обучающийся в полном объеме владеет навыками расчета, проектирования, программирования простых микропроцессорных систем, свободно применяет полученные навыки в ситуациях повышенной сложности |

Шкалы оценивания результатов промежуточной аттестации и их описание:

**Форма промежуточной аттестации: зачет, экзамен.**

**Обязательными условиями подготовки студента к промежуточной аттестации** является выполнение и защита студентом лабораторных работ, предусмотренных рабочей программой.

| **Шкала оценивания** | **Описание** |
|---|---|
| Зачтено | Выполнены все обязательные условия подготовки студента к промежуточной аттестации, предусмотренные программой дисциплины. Студент демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателей, оперирует приобретенными знаниями, умениями, навыками, применяет их в ситуациях повышенной сложности. При этом могут быть допущены незначительные ошибки, неточности, затруднения при аналитических операциях, переносе знаний и умений на новые, нестандартные ситуации. |

| | |
|---|---|
| Не зачтено | Не выполнены обязательные условия подготовки студента к промежуточной аттестации, предусмотренные программой дисциплины, или студент демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателей, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, студент испытывает значительные затруднения при оперировании знаниями и умениями при их переносе на новые ситуации. |

**Форма промежуточной аттестации: экзамен.**

**Обязательными условиями подготовки студента к промежуточной аттестации** является выполнение и защита студентом лабораторных работ, предусмотренных рабочей программой.

| **Шкала оценивания** | **Описание** |
|---|---|
| Отлично | Выполнены все виды учебной работы, предусмотренные рабочей программой. Студент демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателей, оперирует приобретенными знаниями, умениями, навыками, применяет их в ситуациях повышенной сложности. При этом могут быть допущены незначительные ошибки, неточности, затруднения при аналитических операциях, переносе знаний и умений на новые, нестандартные ситуации. |
| Хорошо | Выполнены все виды учебной работы, предусмотренные учебным планом.. Студент демонстрирует неполное, правильное соответствие знаний, умений, навыков приведенным в таблицах показателей, либо если при этом были допущены 2-3 несущественные ошибки. |
| Удовлетворительно | Выполнены все виды учебной работы, предусмотренные учебным планом. Студент демонстрирует соответствие знаний, в котором освещена основная, наиболее важная часть материала, но при этом допущена одна значительная ошибка или неточность. |
| Неудовлетворительно | Не выполнен один или более видов учебной работы, предусмотренных учебным планом. Студент демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателей, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, студент испытывает значительные затруднения при оперировании знаниями и умениями при их переносе на новые ситуации. |

Фонд оценочных средств представлен в приложении 2 к рабочей программе.

## 7. Учебно-методическое и информационное обеспечение дисциплины

*а) Основная литература:*

1. Миловзоров, О. В. Электроника: учебник для вузов / О. В. Миловзоров, И. Г. Панков. — 6-е изд., перераб. и доп. — Москва: Издательство Юрайт, 2023. — 344 с. — (Высшее образование). — ISBN 978-5-534-00077-1

URL: https://urait.ru/bcode/510731
2. Новожилов, О. П. Электроника и схемотехника в 2 ч. Часть 1 : учебник для вузов / О. П. Новожилов. — Москва: Издательство Юрайт, 2023. — 382 с. — (Высшее образование). — ISBN 978-5-534-03513-1.
URL: https://urait.ru/bcode/512849
*б) Дополнительная литература:*
1. Новожилов, О. П. Электроника и схемотехника в 2 ч. Часть 2 : учебник для вузов / О. П. Новожилов. — Москва: Издательство Юрайт, 2023. — 421 с. — (Высшее образование). — ISBN 978-5-534-03515-5.
URL: https://urait.ru/bcode/512850
*б) Интернет ресурсы:*

1. http://www.elektrofaq.com
2. www.pub.lib.ru
3. http://cxem.net
4. http://rlocman.ru

**Электронные образовательные ресурсы:**

**- Электронный курс «Разработка электронных блоков управления»**
**https://online.mospolytech.ru/course/view.php?id=13061**

### *8. Материально-техническое обеспечение дисциплины.*

Для проведения лекционных занятий необходимы аудитории, оснащенные мультимедийными проекторами и экранами. Для проведения лабораторных работ требуется компьютерный класс (АВ2507, АВ2614, АВ2619) с установленным программным обеспечением NI Multisim 13.0, AVR Studio, Proteus Design Suite 8.6..

## 9. Методические рекомендации для самостоятельной работы студентов

**Самостоятельная работа студентов направлена на решение следующих** задач:

Самостоятельная работа является одним из видов учебных занятий. Цель самостоятельной работы – практическое усвоение студентами вопросов автоматизации управления жизненным циклом изделия, рассматриваемых в процессе изучения дисциплины.

Аудиторная самостоятельная работа по дисциплине выполняется на учебных занятиях под непосредственным руководством преподавателя и по его заданию.

Внеаудиторная самостоятельная работа выполняется студентом по заданию преподавателя, но без его непосредственного участия.

**Задачи самостоятельной работы студента**:

- развитие навыков самостоятельной учебной работы;
- освоение содержания дисциплины;
- углубление содержания и осознание основных понятий дисциплины;
- использование материала, собранного и полученного в ходе самостоятельных занятий для эффективной подготовки к зачету.

**Виды внеаудиторной самостоятельной работы:**

- самостоятельное изучение отдельных тем дисциплины;
- подготовка к лекционным занятиям;
- подготовка к семинарам и практическим занятиям;
- оформление отчетов по выполненным лабораторным работам и подготовка к их защите;
- выполнение расчетно-графической работы.

Для выполнения любого вида самостоятельной работы необходимо пройти следующие этапы:

- определение цели самостоятельной работы;
- конкретизация познавательной задачи;
- самооценка готовности к самостоятельной работе;
- выбор адекватного способа действия, ведущего к решению задачи;
- планирование работы (самостоятельной или с помощью преподавателя) над заданием;
- осуществление в процессе выполнения самостоятельной работы самоконтроля (промежуточного и конечного) результатов работы и корректировка выполнения работы;
- рефлексия;
- презентация работы.

**10. Методические рекомендации для преподавателя**

На первом занятии по дисциплине необходимо ознакомить студентов с порядком ее изучения (темами курса, формами занятий, текущего и промежуточного контроля), раскрыть место и роль дисциплины в системе наук, ее практическое значение, довести до студентов требования к форме отчетности и применения видов контроля. Выдаются задания для подготовки к семинарским занятиям.

При подготовке **к семинарскому занятию** по перечню объявленных тем преподавателю необходимо уточнить план их проведения, продумать формулировки и содержание учебных вопросов, выносимых на обсуждение, ознакомиться с перечнем вопросов по теме семинара.

В ходе семинара во вступительном слове раскрыть практическую значимость темы семинарского занятия, определить порядок его проведения, время на обсуждение каждого учебного вопроса. Применяя фронтальный опрос дать возможность выступить всем студентам, присутствующим на занятии.

Целесообразно в ходе защиты лабораторных работ задавать выступающим и аудитории дополнительные и уточняющие вопросы с целью выяснения их позиций по существу обсуждаемых проблем.

Следует предоставить возможность выступления с места в виде кратких сообщений по подготовленному заранее вопросу.

В заключительной части семинарского занятия следует подвести его итоги: дать оценку выступлений каждого студента и учебной группы в целом. Раскрыть положительные стороны и недостатки проведенного семинарского занятия. Ответить на вопросы студентов. Выдать задания для самостоятельной работы по подготовке к следующему занятию.

Приложение 1.

Структура и содержание дисциплины «Разработка электронных блоков управления» по направлению подготовки

**01.02.03 «Прикладная математика и информатика», профиль «Интеллектуальные системы управления транспортом»**

| n/n | Раздел | Семестр | Неделя семестра | Виды учебной работы, включая самостоятельную работу студентов, и трудоемкость в часах | | | | | Виды самостоятельной работы студентов | | | | | Формы аттестации | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Л | П/С | Лаб | СРС | КСР | К.Р. | К.П. | РГР | Реферат | К/р | Э | З |
| | **Тема 1.** *Основы работы импульсных и цифровых устройств.* Виды импульсных сигналов и их основные параметры. Линейные элементы импульсных устройств. | 6 | 1-2 | **2** | **2** | | **4** | | | | | | | | |
| | **Тема 2.** *Ключевые элементы импульсных устройств.* Диодные ключи. Ключи на БТ. Динамический ключ на комплиментарных транзисторах. Ключи на ПТ | 6 | 3-5 | **3** | **3** | | **6** | | | | | | | | |
| | **Тема 3.** *Цифровые и логические устройства.* Системы счисления и цифровые коды. Основы алгебры логики. Типы серийных логических элементов (интегральных схем). Базовые элементы ТТЛ. Базовые элементы КМОП. | 6 | 6-8 | **3** | **3** | | **6** | | | | | | | | |

| | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | **Тема 4.** *Комбинационные цифровые устройства.* Мультиплексоры, демультиплексоры, шифраторы, дешифраторы, арифметические сумматоры, схемы контроля четности/нечетности. Цифровые компараторы. | 6 | 9-11 | **3** | **3** | | **6** | | | | | | | | |
| | **Тема 5.** *Последовательные устройства.* Триггеры, регистры, счетчики, цифровые автоматы. | 6 | 12-14 | **3** | **3** | | **6** | | | | | | | | |
| | **Тема 6.** *Аналогово-цифровые и цифроаналоговые преобразователи (АЦП и ЦАП).* Методы преобразования аналоговых величин в код. Параллельный АЦП, АЦП последовательного приближения, АЦП с промежуточным преобразованием в интервал времени. Схема ЦАП, основные параметры и характеристики преобразования. | 6 | 15-18 | **3** | **3** | | **6** | | | | | | | | |
| | **Итого в 6 семестре** | | | **18** | **18** | | **36** | | | | | | | | **+** |
| | **Тема 7.** *Основные сведения о семействе микроконтроллеров AVR*. Архитектура процессора AVR. Регистры общего назначения и АЛУ. Регистр состояния. Адресация устройств ввода-вывода и памяти SRAM. Программный счетчик и стек. Прерывания. Способы адресации данных. | 7 | 1-3 | | 9 | | | | | | | | | | |

| | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | **Тема 8**. *Система команд микроконтроллеров AVR*. Особенности архитектуры микроконтроллера. Команды пересылки. Арифметические и логические команды. Команды управления программой. Команды сравнения. Команды условного перехода. Команды сдвигов. Команды установки битов. Команды изменения битов регистра признаков. Дополнительные команды. Команды расширенного набора. | 7 | 4-8 | | 9 | | | | | | | | | | |
| | **Тема 9.** *Архитектура микропроцессорного ядра микроконтроллеров AVR*. Организация памяти. Программная модель. | 7 | 9-13 | | 9 | | | | | | | | | | |
| | **Тема 10**. *Программирование AVR*. Общие сведения. Защита кода и данных. Конфигурационные ячейки. Идентификатор. Калибровочная ячейка. Организация памяти программ и данных микроконтроллеров семейства Mega. Управление процессом программирования. Программирование по последовательному каналу. Параллельное программирование. Программирование по интерфейсу JTAG. | 7 | 14-18 | | 9 | | | | | | | | | | |
| | **Итого в 7 семестре** | | | | 36 | | | | | | | | | + | |
| | ***Итого:*** | | | | | | | | | | | | | + | + |

Приложение 2

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

**«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

**(МОСКОВСКИЙ ПОЛИТЕХ)**

Направление подготовки:

**01.03.02 «Прикладная математика и информатика»**

Профиль

**«Интеллектуальные системы управления транспортом»**

Форма обучения: очная

# ФОНД ОЦЕНОЧНЫХ СРЕДСТВ

# ПО ДИСЦИПЛИНЕ

## Разработка электронных блоков управления

**Состав:**

**1. Паспорт фонда оценочных средств**

**2. Описание оценочных средств:**

Перечень вопросов для экзамена

Перечень вопросов для зачета

Перечень вопросов для защиты лабораторных работ

Тестовые задания

Москва, 2023 год

| РАЗРАБОТКА ЭЛЕКТРОННЫХ БЛОКОВ УПРАВЛЕНИЯ | | | | | |
|---|---|---|---|---|---|
| ФГОС ВО **01.03.02 «Прикладная математика и информатика»** | | | | | |
| В процессе освоения данной дисциплины студент формирует и демонстрирует следующие **компетенции**: | | | | | |
| **КОМПЕТЕНЦИИ** | | **Перечень компонентов** | **Технология формирования компетенций** | **Форма оценочного средства**** | **Степени уровней освоения компетенций** |
| **ИНДЕКС** | **ФОРМУЛИРОВКА** | | | | |
| ПК-1 | Способен проектировать компьютерное программное обеспечение | ***Знать:*** методах математического анализа и моделирования. Знать основную теорию об экспериментальных исследованиях в профессиональной деятельности<br>***Уметь***<br>применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности.<br>***Владеть***<br>навыками применения полученных знаний и навыками общеинженерного моделирования. Владеть умениями проводить экспериментальные | лекция, лабораторные работы самостоятельная работа, | ЗЛР, Т, З | **Базовый уровень:** воспроизводство полученных знаний в ходе текущего контроля; умение решать типовые задачи, принимать профессиональные решения по известным алгоритмам, правилам и методикам<br><br>**Повышенный уровень:** практическое применение полученных знаний в процессе изучения дисциплины; готовность решать практические задачи повышенной сложности, нетиповые задачи, принимать профессиональные решения в условиях неполной определенности, при недостаточном документальном, нормативном и методическом обеспечении |

| | | | | | |
|---|---|---|---|---|---|
| | | исследования. | | | |
| ПК-2 | Способен вести процесс разработки автотранспортных средств и их компонентов | ***Знать*** теорию о самых современных информационных технологиях и программных средствах, методах их применения в профессиональной деятельности.<br>***Уметь*** использовать современные информационные технологии и программные средства, в том числе отечественного производства, при решении задач профессиональной деятельности.<br>***Владеть*** навыками применения самых современных информационных технологий и программных средств в решении поставленной задачи. | лекция, лабораторные работы самостоятельная работа, | ЗЛР, Т, З | **Базовый уровень:** воспроизводство полученных знаний в ходе текущего контроля; умение решать типовые задачи, принимать профессиональные решения по известным алгоритмам, правилам и методикам<br>**Повышенный уровень:** практическое применение полученных знаний в процессе изучения дисциплины; готовность решать практические задачи повышенной сложности, нетиповые задачи, принимать профессиональные решения в условиях неполной определенности, при недостаточном документальном, нормативном и методическом обеспечении |

| № ОС | Наименование оценочногосредства | Краткая характеристика оценочного средства | Представление оценочного средства в ФОС |
|---|---|---|---|
| 1 | Тест (Т) | Система стандартизированных заданий, позволяющая автоматизировать процедуру измерения уровня знаний и умений обучающегося. | Фонд тестовых заданий |
| 2 | ЗЛР | Средство проверки умений и навыков применять полученные знания для решения практических задач с помощью инструментальных средств. | Задания для защиты лабораторных работ |

**2.1. Перечень вопросов для экзамена**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
**«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

**(МОСКОВСКИЙ ПОЛИТЕХ)**

Факультет информатики и систем управления, кафедра «СМАРТ-технологии»
Дисциплина «Разработка электронных блоков управления»
Образовательная программа 01.03.02 «Прикладная математика и информатика»,
ОП Интеллектуальные системы управления транспортом
Курс 3, семестр 6

**ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ №3**

1. Прерывания.
2. Архитектура процессора AVR

Зав. кафедрой _____ /Е.В. Петрунина/

**2.1. Перечень вопросов для экзамена (ПК-1, ПК-2)**

1. Архитектура процессора AVR.
2. Регистры общего назначения и АЛУ.

3. Регистр состояния.
4. Адресация устройств ввода-вывода и памяти SRAM.
5. Программный счетчик и стек.
6. Прерывания.
7. Способы адресации данных.
8. Особенности архитектуры микроконтроллера
9. Команды пересылки
10. Арифметические и логические команды
11. Команды управления программой
12. Команды сравнения
13. Команды условного перехода
14. Команды сдвигов
15. Команды установки битов
16. Команды изменения битов регистра признаков
17. Дополнительные команды
18. Команды расширенного набора
19. Организация памяти.
20. Программная модель.
21. Защита кода и данных
22. Конфигурационные ячейки
23. Идентификатор
24. Калибровочная ячейка
25. Организация памяти программ и данных микроконтроллеров семейства Mega
26. Последовательное программирование при высоком напряжении
27. Управление процессом программирования
28. Программирование по последовательному каналу
29. Переключение в режим программирования
30. Управлением процессом программирования FLASH-памяти
31. Управление процессом программирования EEPROM-памяти
32. Параллельное программирование
33. Программирование FLASH-памяти
34. Программирование EEPROM-памяти
35. Запись EEPROM-памяти
36. Конфигурирование микроконтроллеров
37. Программирование конфигурационных ячеек
38. Программирование ячеек защиты

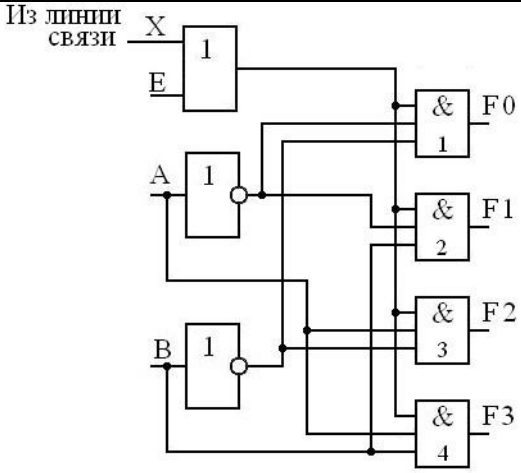
**2.2. Перечень вопросов для зачета (ПК-1, ПК-2)**

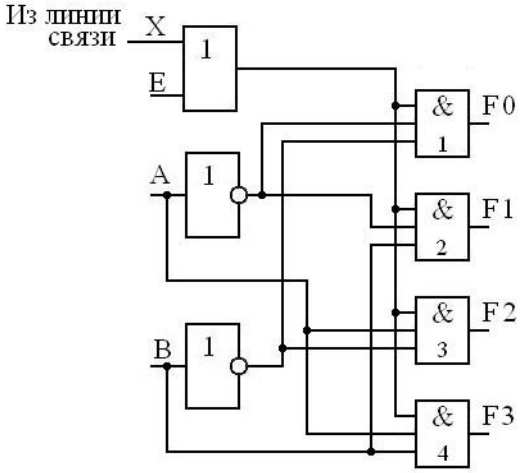
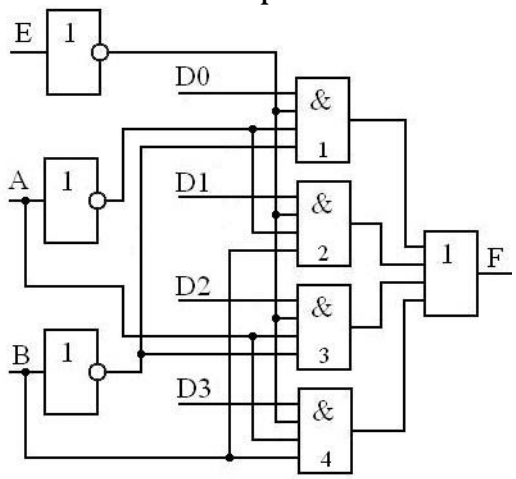
1. Математические основы работы цифровых и логических устройств
2. Основы алгебры логики. Булева алгебра.
3. Минимизация логических функций и выражений
4. Диодные ключи
5. Ключи на БТ
6. Динамические характеристики ключа на БТ
7. Ключи на ПТ

8. Типы серийных логических элементов
9. Базовый элемент транзисторно-транзисторной логики (ТТЛ)
10. ТТЛ с открытым коллектором
11. Базовые элементы логики КМОП
12. КМОП с Z – выходом (с Z – состоянием)
13. Мультиплексоры, демультиплексоры
14. Шифраторы, дешифраторы
15. Арифметический сумматор
16. Цифровые компараторы
17. Схемы контроля четности/нечетности
18. Арифметико-логические устройства
19. Основные виды, структура и принципы построения триггеров
20. RS–триггер
21. D–триггер
22. T–триггер
23. JK–триггер
24. Регистры: классификация, структура и принципы построения
25. Параллельный регистр
26. Сдвигающий регистр
27. Счетчики: классификация, структура и принципы построения
28. Двоичные счетчики
29. Двоично-кодированные счетчики
30. Цифро-аналоговые преобразователи (ЦАП): основные характеристики
31. ЦАП с широтно-импульсной модуляцией
32. ЦАП с суммированием весовых токов
33. ЦАП на переключаемых конденсаторах
34. ЦАП на источниках тока
35. ЦАП с суммированием напряжений
36. Аналого-цифровые преобразователи (АЦП): основные характеристики
37. Параллельный АЦП
38. Многоступенчатые АЦП
39. Многотактные последовательно–параллельные АЦП
40. Конвейерные АЦП
41. АЦП последовательного счета
42. АЦП последовательного приближения
43. АЦП многотактного интегрирования
44. Сигма–дельта АЦП

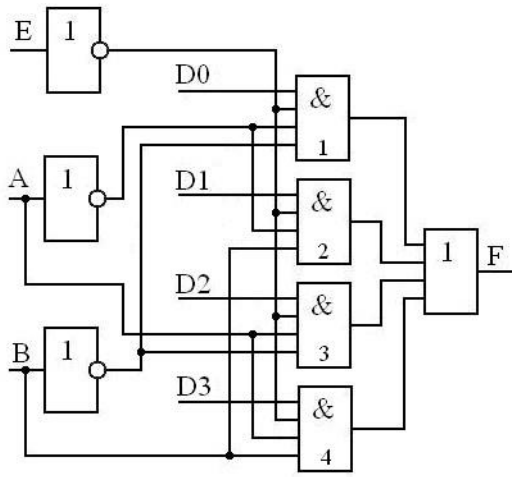
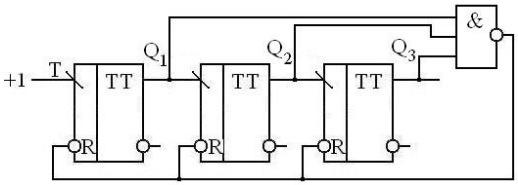
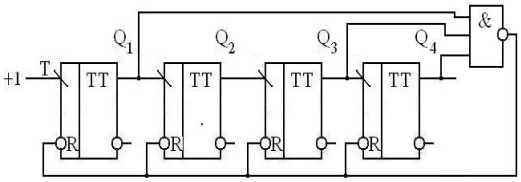
**2.3 Фонд тестовых заданий**

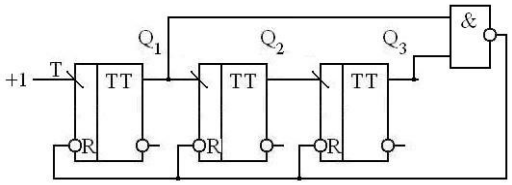
**(ПК-1, ПК-2)**

| | | | |
|---|---|---|---|
| 21 | Какие двоичные сигналы должны быть поданы на входы A, B, E демультиплексора 1:4, чтобы сигнал X из линии связи поступил к приемнику F0? | E =1; A = 0; B = 0 | |
| | | E =1; A = 0; B = 0 | |
| | | E =0; A = 0; B = 0 | Правильный |
| | | E =1; A = 0; B = 1 | |
| | | E =0; A = 0; B = 1 | |
| |  | | |

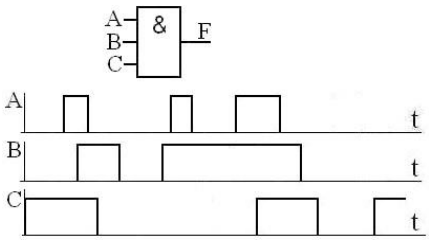
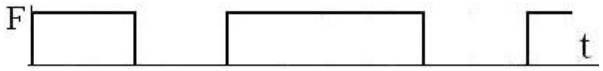
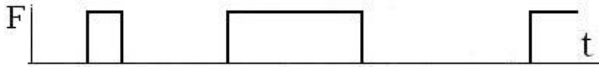
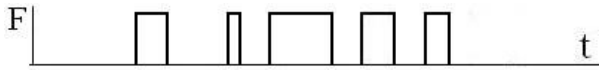
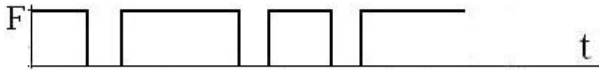
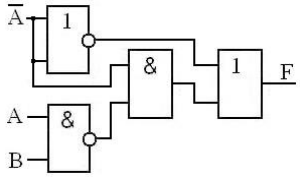
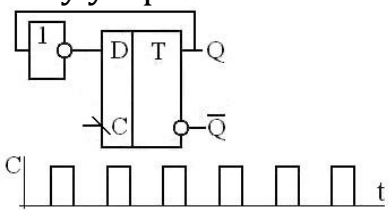
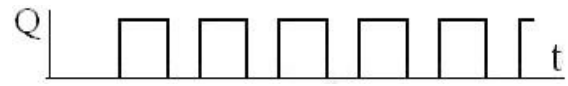
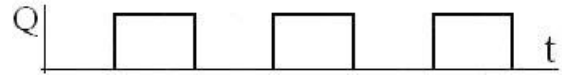
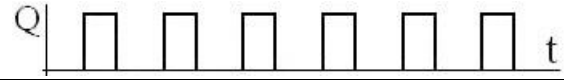
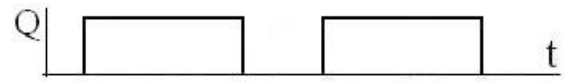
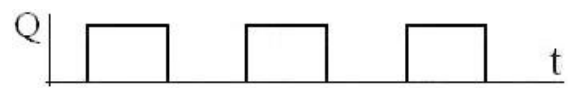
| | | | |
|---|---|---|---|
| 22 | Какие двоичные сигналы должны быть поданы на входы A, B, E демультиплексора 1:4, чтобы сигнал X из линии связи поступил к приемнику F 1?<br> | E =1; A = 0; B = 0 | |
| | | E = 1; A = 1; B = 0 | |
| | | E = 0; A =1; B = 1 | |
| | | E = 0; A =1; B = 0 | |
| | | E = 0; A = 0; B = 1 | Правильный |
| 23 | Какие двоичные сигналы должны быть поданы на входы A, B, E, чтобы сигнал с источника D2 прошел на<br><br>выход F мультиплексора 4:1 | E =1; A = 0; B = 0 | |
| | | E = 0; A = 0; B = 1 | |
| | | E = 0; A =1; B = 1 | |
| | | E = 1; A = 1; B = 0 | |
| | | E = 0; A =1; B = 0 | Правильный |

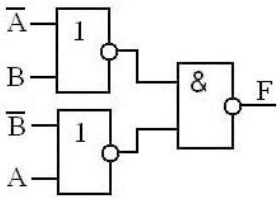
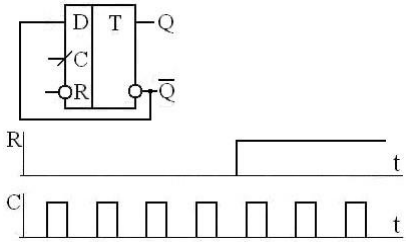
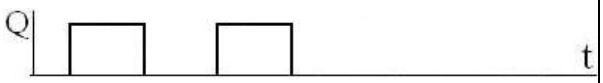
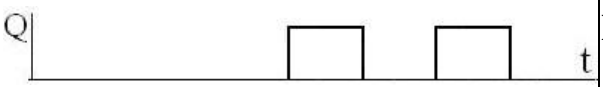
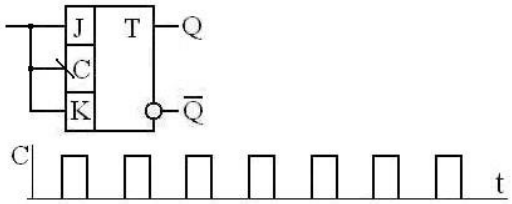
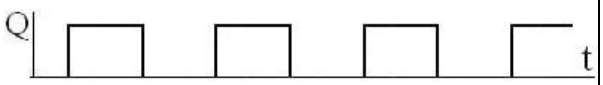
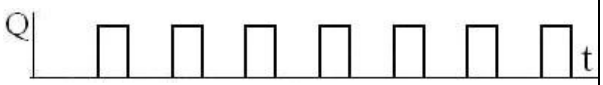
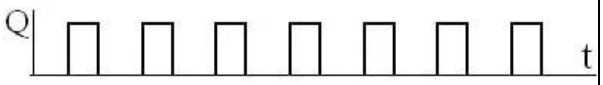
| | | | |
|---|---|---|---|
| 24 | Какие двоичные сигналы должны быть поданы на входы A, B, E, чтобы сигнал с источника D3 прошел на выход F мультиплексора 4:1 | E = 1; A = 0; B = 0 | |
| | | E = 0; A = 0; B = 0 | |
| | | E = 1; A = 1; B = 0 | |

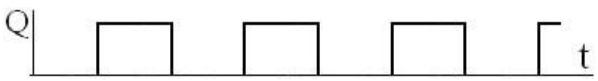
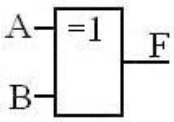
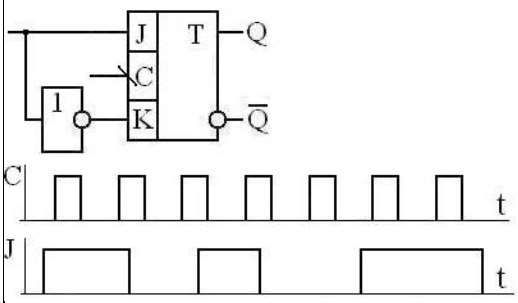
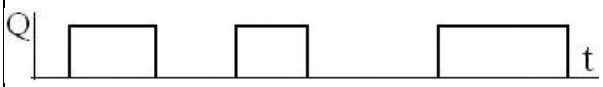
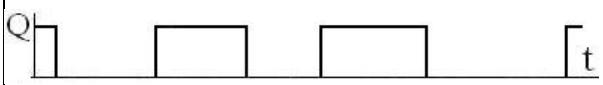
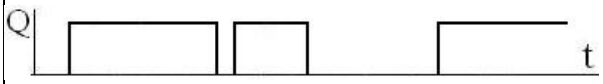
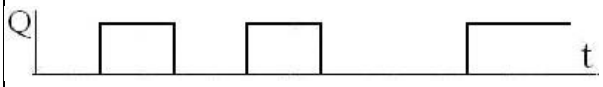
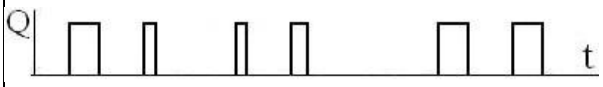
| | | | |
|---|---|---|---|
| |  | E = 0; A =1; B = 1 | Правильный |
| | | E = 0; A = 0; B = 1 | |
| 25 | Минимизировать логическую функцию 3-х переменных $F=\overline{A}\cdot B\cdot C+A\cdot\overline{B}\cdot C+A\cdot B\cdot\overline{C}+A\cdot B\cdot C$ | $F=0$ | |
| | | $F=\overline{B}\cdot C$ | |
| | | $F=A\cdot B+B\cdot C+A\cdot C$ | Правильный |
| | | $F=A\cdot B$ | |
| | | $F=1$ | |
| 26 | Какое максимальное число импульсов подсчитывает счетчик-делитель до прихода  в исходное состояние? | 5 | |
| | | 6 | |
| | | 7 | Правильный |
| | | 8 | |
| | | 9 | |
| 27 | Какое максимальное число импульсов подсчитывает счетчик- делитель до прихода в исходное состояние?  | 11 | |
| | | 12 | |
| | | 13 | Правильный |
| | | 14 | |
| | | 15 | |

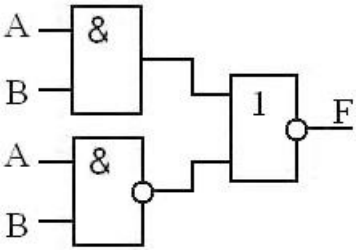
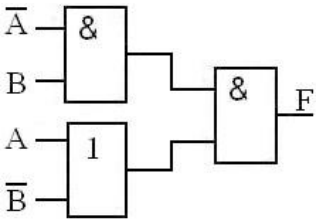
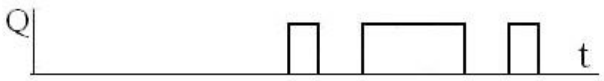
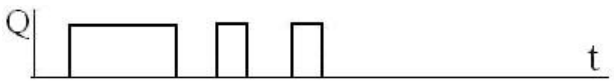
| | | | |
|---|---|---|---|
| 28 | Какой коэффициент счета Ксч имеет счетчик, изображенный на схеме?<br><br> | 3 | |
| | | 5 | Правильный |
| | | 6 | |
| | | 7 | |
| | | 8 | |
| 29 | Сколько счетных триггеров потребуется для суммирующего счетчика с коэффициентом счета Ксч = 22 при их последовательном включении? | 4 | |
| | | 5 | Правильный |
| | | 6 | |
| | | 7 | |
| | | 8 | |
| 30 | Какое число представлено в двоичном коде:<br>1000101? | 69 | Правильный |
| | | 73 | |
| | | 57 | |
| | | 81 | |
| | | 87 | |
| 31 | Какое число представлено в двоичном коде:<br>11011? | 13 | |
| | | 29 | |
| | | 32 | |
| | | 27 | Правильный |
| | | 21 | |

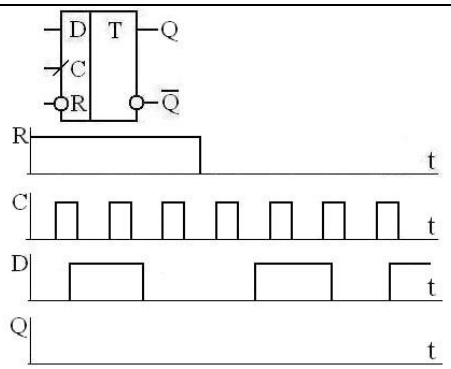
| | | | |
|---|---|---|---|
| 32 | Синхровход триггера называется прямым динамическим, если … | опрокидывание триггера происходит по потенциалу лог. 1 | |
| | | опрокидывание триггера происходит по потенциалу лог. 0 | |
| | | опрокидывание триггера происходит по перепаду потенциала с лог. 1 на лог. 0 | |
| | | опрокидывание триггера происходит по перепаду потенциала с лог. 0 на лог.1 | Правильный |
| | | он синхронизирует работу внешних устройств с состоянием самого триггера | |

| | | | |
|---|---|---|---|
| 33 | Какая из диаграмм правильно отражает работу логического элемента?<br> |  | |
| | |  | |
| | |  | |
| | |  | |
| | |  | Правильный |
| 34 | Запишите и упростите уравнение логической функции F, реализуемой схемой:<br> | $F=0$ | |
| | | $F=B+A$ | |
| | | $F=A\cdot B$ | |
| | | $F=B+\bar{A}$ | |
| | | $F=1$ | Правильный |
| 35 | Какая из диаграмм правильно отображает работу устройства?<br> |  | |
| | |  | Правильныый |
| | |  | |
| | |  | |
| | |  | |
| 3 | | $F=0$ | |

| | | | |
|---|---|---|---|
| 6 | Запишите и упростите уравнение логической функции F, реализуемой | $F=A\cdot\overline{B}$ | |
| | схемой:   | $F=1$ | Правильный |
| | | $F=A\cdot B$ | |
| | | $F=\overline{A+B}$ | |
| 37 | Какая временная диаграмма сигнала на выходе Q является правильной?   |   | |
| | |   | |
| | |   | |
| | |   | Правильный |
| | |   | |
| 38 | Какая из диаграмм выходного сигнала Q является правильной?   |   | |
| | |   | |
| | |   | |
| | |   | |

| | | | |
|---|---|---|---|
| | |  | Правильный |
| 39 | Какое из приведенных уравнений отражает работу нижеприведенного логического элемента?  | $F=\overline{A}\cdot\overline{B}+A\cdot B$ | |
| | | $F=A\cdot\overline{B}+\overline{A}\cdot B$ | Правильный |
| | | $F=A+B+A\cdot B$ | |
| | | $F=A+B+\overline{A\cdot B}$ | |
| | | $F=\overline{A+B}+A\cdot\overline{B}$ | |
| 40 | Какая временная диаграмма на выходе Q является правильной?  |  | |
| | |  | |
| | |  | |
| | |  | Правильный |
| | |  | |
| 41 | Какое из уравнений правильно описывает работу JK-триггера | $Q_n=J\cdot\overline{Q}_n+K\cdot\overline{Q}_{n-1}$ | |
| | | $Q_{n+1}=J\cdot Q_n+\overline{K}\cdot\overline{Q}_n$ | |
| | | $Q_{n+1}=J\cdot\overline{Q}_n+\overline{K}\cdot Q_n$ | Правильный |
| | | $Q_{n+1}=\overline{J}\cdot Q_{n-1}+\overline{K}\cdot Q_n$ | |
| | | $Q_n=J\cdot\overline{Q}_n+\overline{K}\cdot Q_n$ | |

| | | | |
|---|---|---|---|
| 42 | Запишите и упростите уравнение логической функции F, реализуемой схемой:<br><br> | $\overline{A}+B$ | |
| | | 0 | Правильный |
| | | $\overline{B+A}$ | |
| | | **1** | |
| | | $A \cdot B$ | |
| 43 | Используя теорему де Моргана, запишите правую часть равенства:<br>$\overline{X \cdot y \cdot z \cdot v} =$ | $x+y+z+v$ | |
| | | $(\overline{x}+\overline{y}) \cdot (\overline{z}+\overline{y})$ | |
| | | $(\overline{x}+\overline{z}) \cdot (\overline{v}+\overline{y})$ | |
| | | $\overline{x}+\overline{y}+\overline{z}+\overline{v}$ | Правильный |
| | | $(\overline{x}+\overline{v}) \cdot (\overline{z}+\overline{y})$ | |
| 44 | Запишите и упростите уравнение логической функции F, реализуемой схемой:<br><br> | **A·B** | |
| | | **0** | Правильный |
| | | **A+B** | |
| | | **1** | |
| | | $\overline{A+B}$ | |
| 45 | Какая из временных диаграмм правильно отражает сигнал на выходе Q при приведенных сигналах на входах R, C, D. |  | |
| | |  | Правильный |
| | |  | |
| | |  | |

| | | | |
|---|---|---|---|
| |  |  | |

1. Какое определение микропроцессора полное.

а) + цифровая интегральная схема, предназначенная для выполнения арифметических и логических операций, обработки информации под управлением программы, выполненная по технологии БИС или СБИС;

б) цифровая интегральная схема, предназначенная для выполнения арифметических и логических операций, обработки информации, выполненная по технологии БИС или СБИС;

в) интегральная схема, предназначенная для обработки информации и выполненная по технологии БИС или СБИС;

г) цифровая интегральная схема, предназначенная для выполнения арифметических и логических операций, обработки информации.

2. Что понимается под микропроцессорным комплектом?

а) набор микросхем одной и той же серии;

б) ряд микропроцессоров одной и той же фирмы;

в) + набор интегральных схем, изготовленных на одном технологическом уровне, совместимых по электрическим, информационным и конструктивным параметрам, входящих в состав одной серии и предназначенных для создания микропроцессорных систем;

г) набор интегральных схем, изготовленных на одном технологическом базисе, совместимых по электрическим, информационным и конструктивным параметрам и предназначенных для создания микропроцессорных систем.

3. Какой набор блоков обязательно должна содержать микропроцессорная система?

а) АЛУ, память, интерфейсные блоки, таймеры, устройства ввода-вывода;

б) + АЛУ, память, устройство управления, устройства ввода-вывода;

в) АЛУ, оперативная память, устройство управления, устройства ввода-вывода;

г) АЛУ, постоянная память, оперативная память, устройство управления.

4. В чем состоят основные различия между принстонской и гарвардской архитектурами?

а) только в названиях;

б) в разрядности;

в) в наличии энергонезависимой памяти программ;

г) + в использовании либо одной общей, либо двух раздельных магистралей для обращения к программам и данным.

5. Чем отличается синхронная магистраль от асинхронной.

а) использованием сигнала синхронизации;

б) + отсутствием сигнала обратной связи;

в) одновременным использованием сигналов синхронизации и обратной связи;

г) склонностью к зависанию.

6. В чем особенности CISC, RISC и VLIW архитектур?

а) это синонимы, используемые разными фирмами;

б) + CISC архитектура использует большой набор команд разной длины, RISC архитектура использует небольшой набор команд одинаковой длины и VLIW архитектура использует набор длинных команд, обеспечивающих одновременное программирование работы нескольких операционных блоков;

в) CISC архитектура использует большой набор команд одинаковой длины, RISC архитектура использует небольшой набор команд одинаковой длины и VLIW архитектура использует набор длинных команд, обеспечивающих одновременное программирование работы нескольких операционных блоков;

г) CISC архитектура использует небольшой набор команд разной длины, RISC архитектура использует небольшой набор команд одинаковой длины и VLIW архитектура использует набор длинных команд, обеспечивающих одновременное программирование работы нескольких операционных блоков;8, 16, 20, 24, 32, 64.

7. Чем отличается структура МП от архитектуры МП?

а) структура не включает только методы адресации;

б) + архитектурой микропроцессора называется комплекс его аппаратных и программных средств, предоставляемых пользователю, а структура микропроцессора определяет состав и взаимодействие основных устройств и блоков, размещенных на его кристалле;

в) структурой микропроцессора называется комплекс его аппаратных и программных средств, предоставляемых пользователю, а архитектура микропроцессора определяет состав и взаимодействие основных устройств и блоков, размещенных на его кристалле;

г) архитектурой микропроцессора называется комплекс его программных средств, предоставляемых пользователю, а структура микропроцессора определяет состав и взаимодействие основных устройств и блоков, размещенных на его кристалле.

8. Найдите основные недостатки асинхронных магистралей.

а) + склонность к зависанию, сложность интерфейсных блоков;

б) склонность к неустойчивой работе, сложность интерфейсных блоков;

в) склонность к зависанию, повышенные требования к разрядности микропроцессора

г) повышенные требования к тактовой частоте микропроцессора, склонность к зависанию.

9. В чем состоит специфика шин адреса и данных?

а) они имеют одинаковую ширину;

б) они обе двунаправленные;

в) шина адреса всегда двунаправленная, а шина данных может быть как двунаправленной, так и однонаправленной;

г) + шина данных всегда двунаправленная, а шина адреса может быть как двунаправленной, так и однонаправленной;

10. На какие ступени делится 6-ступенчатый конвейер в МП?

а) выборка очередной команды, декодирование очередной команды, формирование адреса операнда, ожидание, выполнение операции, размещение результата в памяти;

б) + выборка очередной команды, декодирование очередной команды, формирование адреса операнда, прием операнда из памяти, выполнение операции, размещение результата в памяти;

в) выборка очередной команды, декодирование очередной команды, простой, прием операнда из памяти, выполнение операции, размещение результата в памяти;

г) выборка очередной команды, декодирование очередной команды, формирование адреса операнда, ожидание, прием операнда из памяти, выполнение операции.

11. Найдите главное преимущество асинхронных магистралей перед синхронными.

а) использование сигнала квитирования;

б) повышенная сложность интерфейсных блоков;

в) + возможность работы микропроцессора с каждым из устройств с максимально возможной для него скоростью;

г) увеличенное количество линий шины управления.

12. Как обеспечивается возможность работы нескольких модулей на одну линию шины.

а) мультиплексированием линии;

б) + использованием выходных каскадов источников сигнала с 3 состояниями;

в) + использованием выходных каскадов источников сигнала с открытым коллектором;

г) + использованием выходных каскадов источников сигнала с 3 состояниями либо с

открытым коллектором.

13. Чем отличается система с двухшинной организацией от системы с мультиплексированной шиной адреса - данных.

а) + только названием;

б) разрядностью;

в) наличием нескольких операционных блоков;

г) типом архитектуры.

14. Чем отличается микроконтроллер от универсального микропроцессора.

а) названием;

б) разрядностью;

в) + наличием энергонезависимой памяти программ;

г) типом архитектуры.

15. Микропроцессоры какой группы являются самым массовым изделием сревсех микропроцессоров.

а) цифровые сигнальные процессоры;

б) универсальные микропроцессоры;

в) + микроконтроллеры;

г) секционированные микропроцессоры.

16. Что понимается под разрядностью микропроцессора.

а) разрядность шины адреса;

б) + разрядность шины данных;

в) разрядность шины управления;

г) разрядность регистров.

17. В какой хронологической последовательности менялась разрядность микропроцессора.

а) 8, 16, 32, 64;

б) + 4, 8, 16, 32, 64;

в) 8, 16, 20, 32 ,64;

г) 4, 8, 16, 20, 32, 64.

18. В какой хронологической последовательности менялась разрядность шины адреса микропроцессора.

а) 8, 16, 32, 64;

б) 4, 8, 16, 32, 64;

в) 8, 16, 20, 32 ,64;

г) + 8, 16, 20, 24, 32, 64.

19. Какие причины снижают производительность конвейера.

а) ожидание;

б) простой и ветвления;

в) + простой, ожидание и ветвления;

г) ожидание и ветвления.

20. С чем связано ожидание при работе конвейера.

а) низкой тактовой частотой;

б) + отсутствием нужных значений операндов, которые формируются в предшествующих командах;

в) выполнением ветвления;

г) недопустимым кодом команды.

21. Какая вероятность правильного предсказания ветвления при использовании статистики (верхняя граница).

а) 50%;

б) 99%;

в) + 95%;

г) 80%.

22. Какая вероятность правильного предсказания ветвления без использования статистики (верхняя граница).

а) 50%;

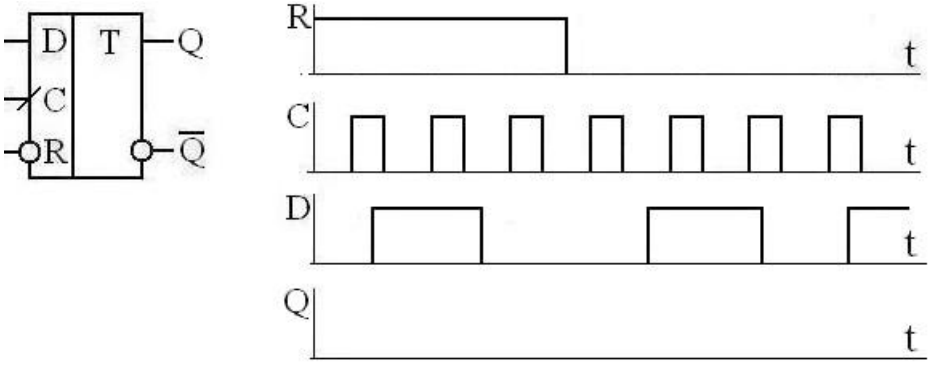
б) 99%;

в) 95%;

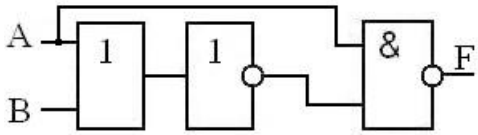
г) + 80%.

**2.4 Вопросы для защиты лабораторных работ**

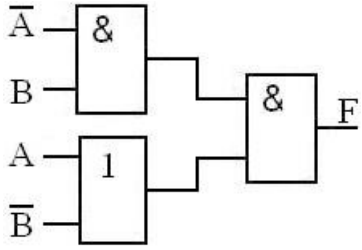
1. Построить временную диаграмму сигнала на выходе Q.



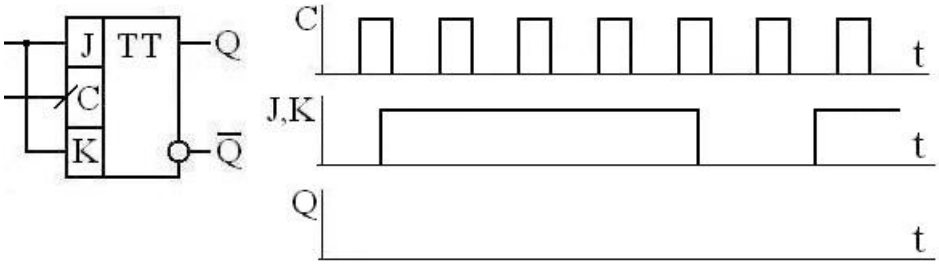

2. Запишите и упростите уравнение логической функции F, реализуемой схемой:




3. Запишите и упростите уравнение логической функции F, реализуемой схемой:



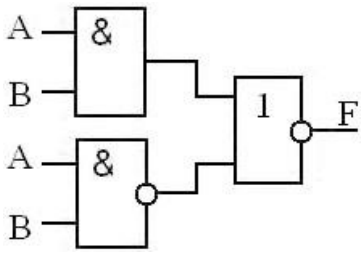

4. Построить временную диаграмму сигнала на выходе Q.



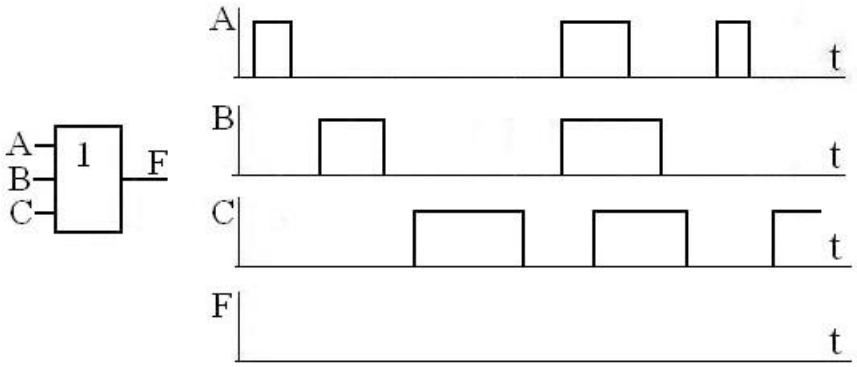

5. Используя теорему де Моргана, записать правые части равенств: а) $X \cdot Y \cdot Z$?

б) $X \cdot Y \cdot Z$?

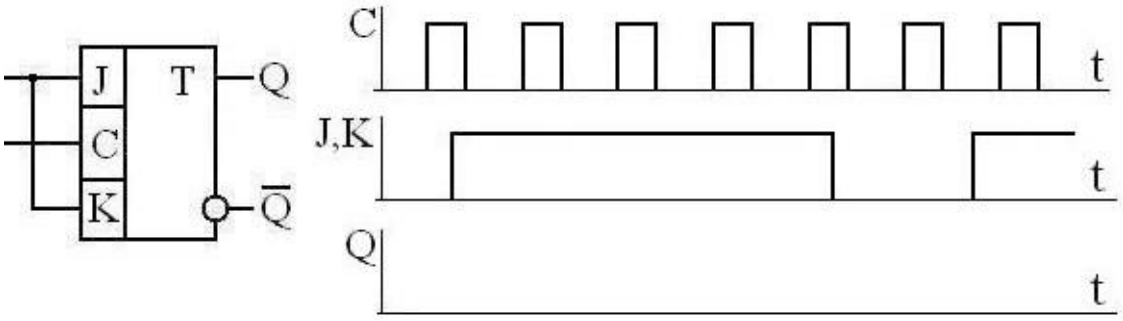
6. Запишите и упростите уравнение логической функции F, реализуемой схемой:



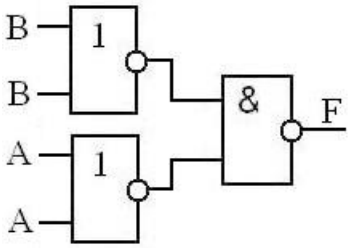

7. Построить временную диаграмму сигнала на выходе ЛЭ



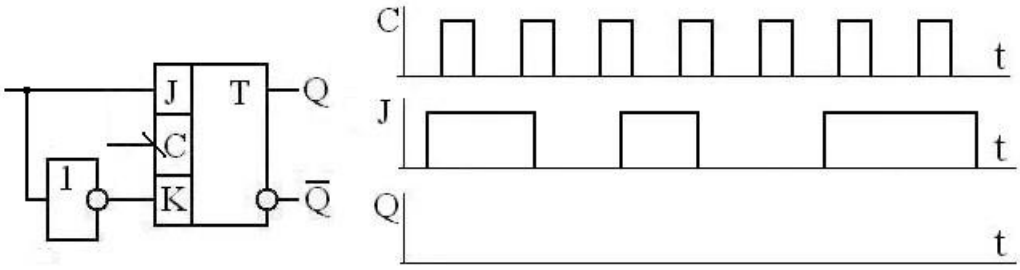

8. Построить временную диаграмму сигнала на выходе Q:



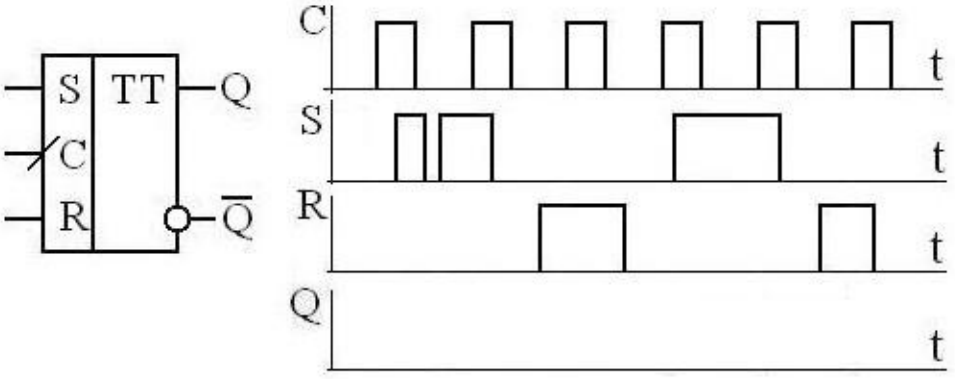

9. Запишите и упростите уравнение логической функции F, реализуемой схемой:



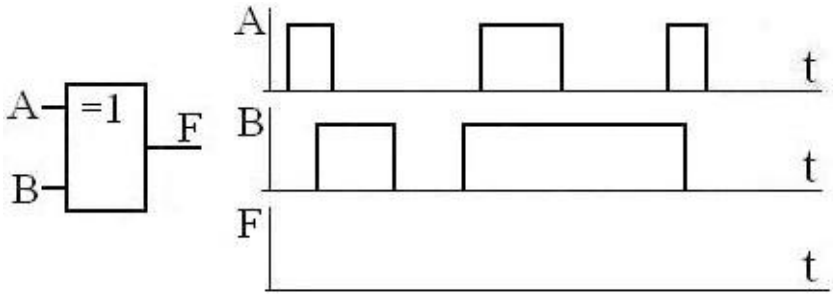

10. Построить временную диаграмму сигнала на выходе Q.



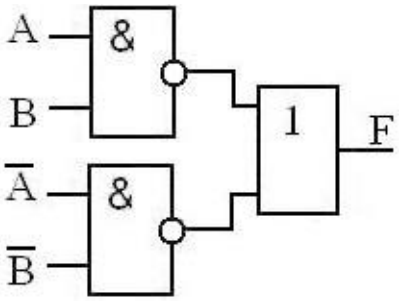

11. Построить временную диаграмму сигнала на выходе Q.



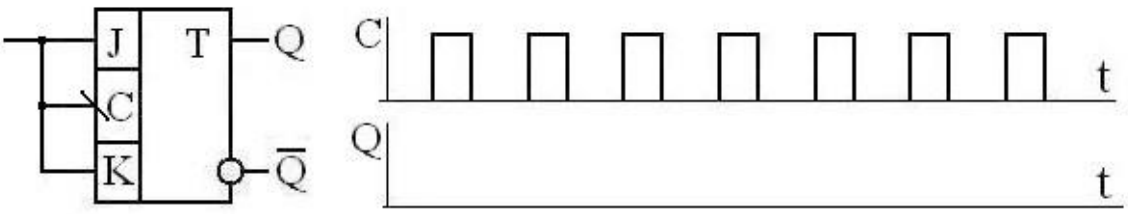

12. Построить временную диаграмму сигнала на выходе F.



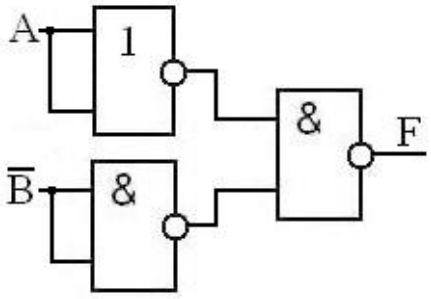

13. Запишите и упростите уравнение логической функции F, реализуемой схемой:



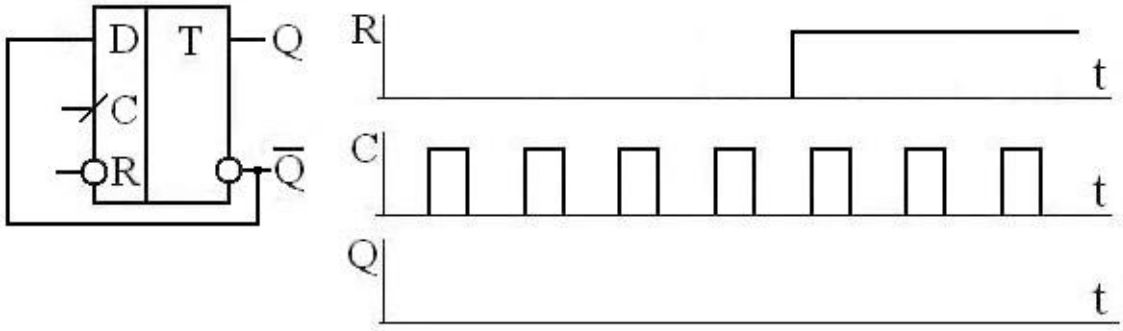

14. Построить временную диаграмму сигнала на выходе Q.



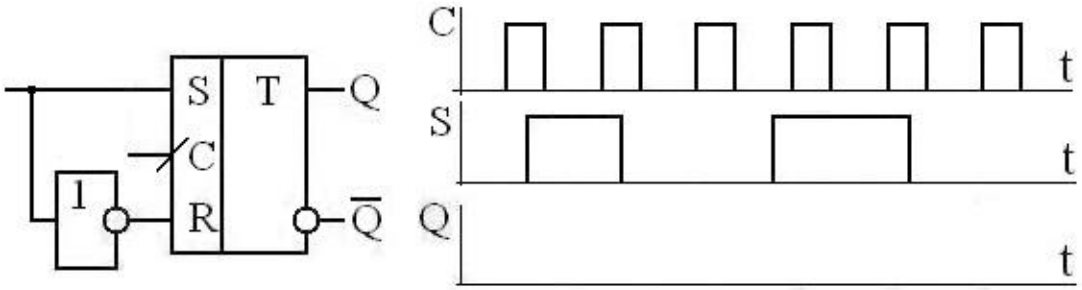

15. Запишите и упростите уравнение логической функции F, реализуемой схемой:



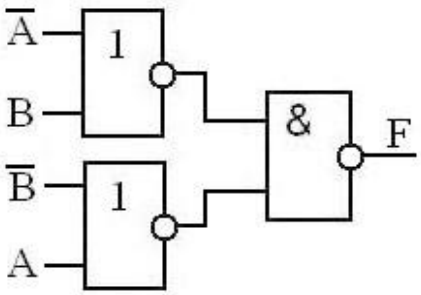

16. Построить временную диаграмму сигнала на выходе Q.



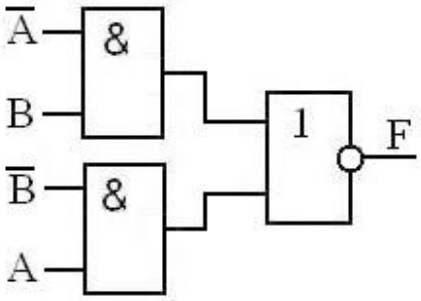

17. Построить временную диаграмму сигнала на выходе Q.



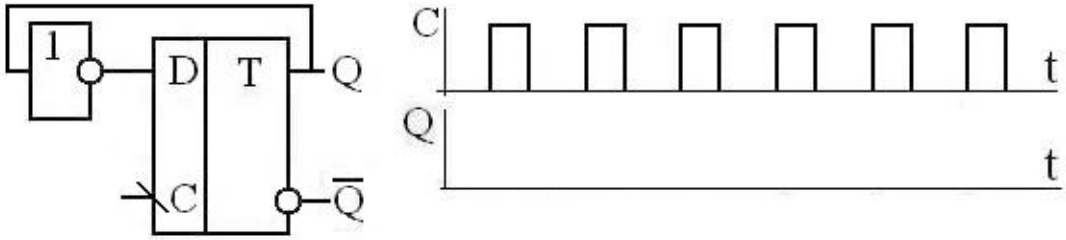

18. Запишите и упростите уравнение логической функции F, реализуемой схемой:



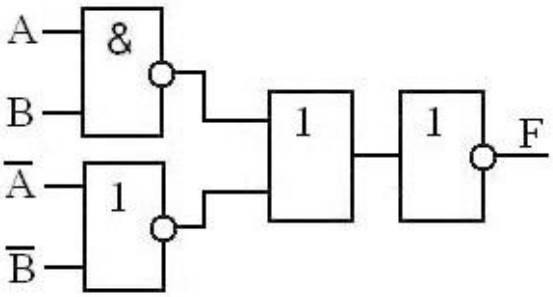

19. Запишите и упростите уравнение логической функции F, реализуемой схемой:



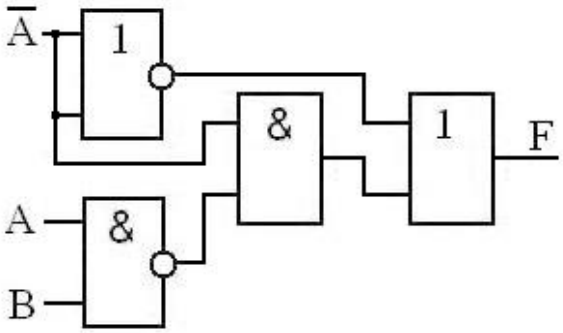

20. Построить временную диаграмму сигнала на выходе Q.



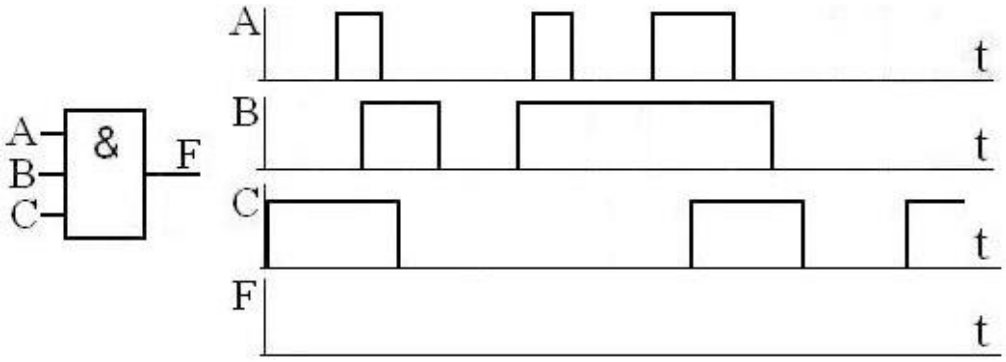

21. Запишите и упростите уравнение логической функции F, реализуемой схемой:




22. Запишите и упростите уравнение логической функции F, реализуемой схемой:




23. Построить временную диаграмму сигнала на выходе Q.




24. Построить временную диаграмму сигнала на выходе Q.

