Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Максимов Алексей Борисович
Должность: директор департамента по образовательной политике
Дата подписания: 15.07.2025 12:42:33
Уникальный программный ключ:
8db180d1a3f02ac9e60521a5672742735c18b1d6

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

(МОСКОВСКИЙ ПОЛИТЕХ)

Факультет машиностроения

УТВЕРЖДАЮ

Декан

_____ /Е.В. Сафонов/

«27» февраля 2025г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Схемотехника электронных устройств

Направление подготовки
11.03.01 Радиотехника

Профиль
Интеллектуальная радиоэлектроника и промышленный интернет вещей

Квалификация
Бакалавр

Формы обучения
очная

Москва, 2025 г.

Разработчик(и):

к.т.н., доцент  /А.С. Маклаков/

Согласовано:
Заведующий кафедрой «Автоматика и управление»,
д.т.н., профессор  /А.А. Радионов/

Руководитель образовательной программы
д.т.н., профессор  /А.А. Радионов/

Содержание

1 Цели, задачи и планируемые результаты обучения по дисциплине ... 4
2 Место дисциплины в структуре образовательной программы ... 5
3 Структура и содержание дисциплины ... 5
3.1 Виды учебной работы и трудоемкость ... 5
3.2 Тематический план изучения дисциплины ... 6
3.3 Содержание дисциплины ... 7
3.4 Тематика семинарских/практических и лабораторных занятий ... 7
3.5 Тематика курсовых проектов (курсовых работ) ... 8
4 Учебно-методическое и информационное обеспечение ... 8
4.1 Нормативные документы и ГОСТы ... 8
4.2 Основная литература ... 8
4.3 Дополнительная литература ... 8
4.4 Электронные образовательные ресурсы ... 9
4.5 Лицензионное и свободно распространяемое программное обеспечение ... 9
4.6 Современные профессиональные базы данных и информационные справочные системы ... 9
5 Материально-техническое обеспечение ... 9
6 Методические рекомендации ... 11
6.1 Методические рекомендации для преподавателя по организации обучения ... 11
6.2 Методические указания для обучающихся по освоению дисциплины ... 11
7 Фонд оценочных средств ... 12
7.1 Методы контроля и оценивания результатов обучения ... 13
7.2 Шкала и критерии оценивания результатов обучения ... 14
7.3 Оценочные средства ... 18

1 Цели, задачи и планируемые результаты обучения по дисциплине

Целью изучения дисциплины является формирование у студентов знаний, необходимых для проектирования цифровых устройств на басе программируемых логических интегральных схем (ПЛИС).

Задачами дисциплины являются ознакомление студентов: с архитектурой ПЛИС типа FPGA на примере микросхем фирмы Intel (Altera Cyclone IV); основными конструкциями языка VHDL для схемотехнического описания отдельных деталей, узлов и устройств радиотехнических систем; программными средствами разработки цифровых устройств на базе FPGA на примере Quartus и ModelSim; изучение средств языка VHDL для создания структурных и поведенческих программ.

Обучение по дисциплине «Схемотехника электронных устройств» направлено на формирование у обучающихся следующих компетенций:

Код и наименование компетенций	Индикаторы достижения компетенции	Наименование показателя оценивания
ПК-1. Способен выполнять расчет и проектирование деталей, узлов и устройств радиотехнических систем в соответствии с техническим заданием, в том числе с использованием средств автоматизации проектирования	ИПК-1.1 Понимает принципы конструирования отдельных деталей, узлов и устройств радиотехнических систем, выбирает системы автоматизированного проектирования радиотехнических систем. ИПК-1.2 Работает с программными средствами с использованием современных прикладных программ по расчету радиотехнических систем ИПК-1.3 Рассчитывает и проектирует детали, узлы и устройства радиотехнические системы в соответствии с техническим заданием с использованием средств автоматизации проектирования.	**Знать:** основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA, основные конструкции языка описания цифровой аппаратуры VHDL, средства разработки, предоставляемые средой автоматизированного проектирования Quartus. **Уметь:** выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему. **Владеть:** средствами разработки цифровых устройств, предоставляемыми средой автоматизированного проектирования Quartus; средствами моделирования и разработки цифровых устройств системы ModelSim.

2 Место дисциплины в структуре образовательной программы

Дисциплина относится к части, формируемой участниками образовательных отношений блока Б1 «Дисциплины (модули)».

Дисциплина непосредственно связана со следующими дисциплинами и практиками ООП:

Комплексы технических средств в системах автоматического управления;
Основы компьютерного проектирования и моделирования радиоэлектронных средств;
Производственная практика (проектно-технологическая);
САПР радиоэлектронных средств;
Физические основы электроники;
Электронные устройства.

3 Структура и содержание дисциплины

Общая трудоемкость дисциплины составляет 3 зачетные единицы 108 часов.

3.1 Виды учебной работы и трудоемкость
(по формам обучения)

3.1.1 Очная форма обучения

№ п/п	Вид учебной работы	Количество часов	Семестры
			7
1	**Аудиторные занятия**	**54**	**54**
	В том числе:		
1.1	Лекции	36	36
1.2	Семинарские/практические занятия	18	18
1.3	Лабораторные занятия	0	0
2	**Самостоятельная работа**	**54**	**54**
	В том числе:		
2.1	Подготовка к лекциям	18	18
2.2	Подготовка к практическим занятиям	18	18
2.3	Подготовка к экзамену	18	18
3	**Промежуточная аттестация**		
	Зачет/диф.зачет/экзамен	-	Экзамен
	Итого	**108**	**108**

3.2 Тематический план изучения дисциплины

(по формам обучения)

3.2.1 Очная форма обучения

№ п/п	Разделы/темы дисциплины	Трудоемкость, час					
		Всего	Аудиторная работа				Самостоятельная работа
			Лекции	Семинарские/ практические занятия	Лабораторные занятия	Практическая подготовка	
1	**Раздел 1. Основы проектирования на ПЛИС**	**24**	**10**	**0**	**0**	**0**	**14**
1.1	Тема 1. Что такое ПЛИС? Устройство и принцип работы ПЛИС. Архитектура.		2	0	0	0	4
1.2	Тема 2. Булева алгебра. Комбинационная логика. Асинхронные последовательные схемы. Защелки и триггеры.		2	0	0	0	2
1.3	Тема 3. Регистры. Мультиплексоры и демультиплексоры. Счетчики.		2	0	0	0	2
1.4	Тема 4. Конфигурация ПЛИС. Обратимые и необратимые техники. Память SRAM. FLASH-память. Технология прожига. Преимущество и недостатки.		2	0	0	0	2
1.5	Тема 5. Этапы проектирования ПЛИС. Контроль сложности проектов.		2	0	0	0	4
2	**Раздел 2. Проектирование на ПЛИС с использованием VHDL**	**54**	**18**	**12**	**0**	**0**	**24**
2.1	Тема 1. Язык VHDL. Принципы описания аппаратного обеспечения. Структура проекта VHDL.		4	2	0	0	4
2.2	Тема 2. Библиотеки и типы данных. Логические объекты. Архитектура.		2	2	0	0	4
2.3	Тема 3. Синтаксические элементы языка VHDL. Логические операторы. Параллельно-выполняемые инструкции.		4	2	0	0	4
2.4	Тема 4. Последовательно-выполняемые операторы		4	2	0	0	4
2.5	Тема 5. Оператор Case. Оператор If. Цикл For. Цикл While.		2	2	0	0	4
2.6	Тема 6. Пример устранения "дребезга" контактов коммутатора.		2	2	0	0	4

3	**Раздел 3. Симуляция программ для ПЛИС. Методология тестирования.**	**30**	**8**	**6**	**0**	**0**	**16**
3.1	Тема 1. Симуляция и верификация. Синтез. Трассировка. Среда разработки ModelSim. Функции среды разработки. Создание нового проекта.		2	2	0	0	4
3.2	Тема 2. Построение тестовых воздействий.		2	0	0	0	4
3.3	Тема 3. Контроль работы тестируемой системы		2	2	0	0	4
3.4	Тема 4. Симуляция генератора сигналов		2	2	0	0	4
	Итого	**108**	**36**	**18**	**0**	**0**	**54**

3.3 Содержание дисциплины

Раздел 1. Основы проектирования на ПЛИС

История возникновения ПЛИС. Иерархия различных логических элементов. Классификация ПЛИС. Архитектура ПЛИС. Конфигурация ПЛИС. Память SRAM. FLASH-память. Технология прожига. Преимущества и недостатки ПЛИС.

Раздел 2. Проектирование на ПЛИС с использованием VHDL

Язык VHDL. Принципы описания аппаратного обеспечения. Структура проекта VHDL. Библиотеки и типы данных. Логические объекты. Архитектура. Синтаксические элементы языка VHDL. Логические операторы. Параллельно-выполняемые инструкции. Процессы в VHDL. Последовательно-выполняемые операторы.

Раздел 3. Симуляция программ для ПЛИС. Методология тестирования.

Симуляция и верификация. Синтез. Трассировка. Функции среды разработки ModelSim. Создание нового проекта. Этапы разработки в среде ModelSim.

3.4 Тематика семинарских/практических и лабораторных занятий

3.4.1 Семинарские/практические занятия

Практическое занятие 1. Практическая работа №1. Основы работы в среде Quartus.

Практическое занятие 2. Практическая работа №2. Работа с портами ввода вывода ПЛИС Altera Cyclone IV FPGA.

Практическое занятие 3. Практическая работа №3. Проектирование сумматора.

Практическое занятие 4. Практическая работа №4. Исследование регистров.

Практическое занятие 5. Практическая работа №5. Исследование мультиплексоров.

Практическое занятие 6. Практическая работа №6. Исследование счетчиков. Работа с семисегментным индикатором ПЛИС Altera Cyclone IV.

Практическое занятие 7. Практическая работа №7. Разработка программы устранения «дребезга» контактов.

Практическое занятие 8-9. Практическая работа №8. Основы работы в ModelSIM. Создание Teachbase.

3.4.2 Лабораторные занятия

Не предусмотрены

3.5 Тематика курсовых проектов (курсовых работ)

Не предусмотрены

4 Учебно-методическое и информационное обеспечение

4.1 Нормативные документы и ГОСТы

Не предусмотрены

4.2 Основная литература

1. VHDL : справочное пособие по основам языка / В. П. Бабак, А. Г. Корченко, Н. П. Тимошенко, С. Ф. Филоненко. — Москва : ДМК Пресс, 2020. — 217 с. — ISBN 978-5-97060-826-5. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/126209.html.

2. Перельройзен, Е. З. Проектируем на VHDL / Е. З. Перельройзен. — Москва : СОЛОН-Пресс, 2021. — 448 с. — ISBN 5-98003-113-8. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/141910.html.

3. Бибило, П. Н. Основы языка VHDL / П. Н. Бибило. — Москва : СОЛОН-Р, 2021. — 200 с. — ISBN 5-93455-056-X. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/142041.html.

4. Берчун Ю.В. Язык описания электронной аппаратуры VHDL : учебное пособие / Берчун Ю.В.. — Москва : Московский государственный технический университет имени Н.Э. Баумана, 2010. — 64 с. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/31335.html.

5. Бибило, П. Н. VHDL. Эффективное использование при проектировании цифровых систем / П. Н. Бибило, Н. А. Авдеев. — Москва : СОЛОН-Пресс, 2021. — 342 с. — ISBN 5-98003-293-2. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/142021.html.

6. Бибило, П. Н. Синтез логических схем с использованием языка VHDL / П. Н. Бибило. — Москва : СОЛОН-Р, 2021. — 384 с. — ISBN 5-93455-152-3. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/142035.html.

4.3 Дополнительная литература

1. Поляков, А. К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры / А. К. Поляков. — Москва : СОЛОН-Пресс, 2021. — 314 с. — ISBN 5-98003-016-6. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/141964.html.

2. Разработка и прототипирование цифровых устройств на языках VHDL и Verilog : учебно-методическое пособие / В.Ф. Барабанов [и др.].. — Воронеж : Воронежский государственный технический университет, ЭБС АСВ, 2018. — 84 с. — ISBN 978-5-7731-0709-

5. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/93285.html.

3. Челебаев С.В. Реализация искусственных нейронных сетей на языке описания аппаратуры VHDL : учебное пособие / Челебаев С.В.. — Рязань : Рязанский государственный радиотехнический университет, 2013. — 32 с. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/121442.html.

4. Глазков, В. В. Программируемые логические интегральные схемы фирмы Altera : учебное пособие по дисциплине «Технология и схемотехника средств управления в технических системах» / В. В. Глазков. — Москва : Московский государственный технический университет имени Н.Э. Баумана, 2014. — 136 с. — ISBN 978-5-7038-3839-6. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/31617.html.

5. Глазков, В. В. Программируемые логические интегральные схемы фирмы Altera : учебное пособие по дисциплине «Технология и схемотехника средств управления в технических системах» / В. В. Глазков. — Москва : Московский государственный технический университет имени Н.Э. Баумана, 2014. — 136 с. — ISBN 978-5-7038-3839-6. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/31617.html.

6. Пуховский В.Н. Схемотехника высокопроизводительных вычислительных систем : учебное пособие / Пуховский В.Н., Пьявченко А.О., Черный С.А.. — Ростов-на-Дону, Таганрог : Издательство Южного федерального университета, 2019. — 229 с. — ISBN 978-5-9275-3432-6. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: https://www.iprbookshop.ru/100203.html.

4.4 Электронные образовательные ресурсы

Не предусмотрены

4.5 Лицензионное и свободно распространяемое программное обеспечение

1. Microsoft-Office
2. Microsoft-Windows
3. ModelSim 20.1.0.711
4. Quartus (Quartus Prime 21.1) Lite Edition

4.6 Современные профессиональные базы данных и информационные справочные системы

1. Единое окно доступа к образовательным ресурсам Федеральный портал http://window.edu.ru

2. Компьютерные информационно-правовые системы «Консультант» http://www.consultant.ru, «Гарант» http://www.garant.ru

3. Официальный интернет-портал правовой информации http://pravo.gov.ru.

4. Научная электронная библиотека http://www.elibrary.ru

5. Российская государственная библиотека http://www.rsl.ru

6. ЭБС «Университетская библиотека онлайн» https://biblioclub.ru/index.php

5 Материально-техническое обеспечение

1. Компьютерный класс с предустановленным программным обеспечением, указанным в п. 4.5, мультимедийное оборудование (проектор, персональный компьютер преподавателя).

2. Аудитория для лекционных, практических занятий. Оборудование и аппаратура: аудиторная доска, возможность использования мультимедийного комплекса.

3. Специализированная аудитория для проведения практических работ. Оборудование и аппаратура: аппаратная платформа ПЛИС Altera Cyclone IV FPGA.

6 Методические рекомендации

6.1 Методические рекомендации для преподавателя по организации обучения

На первом занятии по дисциплине необходимо ознакомить студентов с порядком ее изучения (темами курса, формами занятий, текущего и промежуточного контроля), раскрыть место и роль дисциплины в системе наук, ее практическое значение, довести до студентов требования к форме отчетности и применения видов контроля. Выдаются задания для подготовки к практическим и семинарским занятиям.

При подготовке к практическим работам по перечню объявленных тем преподавателю необходимо уточнить план их проведения, продумать формулировки и содержание учебных вопросов, выносимых на обсуждение, ознакомиться с перечнем тематических вопросов.

В ходе практической работы во вступительном слове раскрыть практическую значимость темы, определить порядок занятия, время на обсуждение каждого учебного вопроса. Применяя фронтальный опрос дать возможность выступить всем студентам, присутствующим на занятии.

В заключительной части работы практической работы подвести его итоги: дать оценку выступлений каждого студента и учебной группы в целом. Раскрыть положительные стороны и недостатки проведенной работы. Ответить на вопросы студентов. Выдать задания для самостоятельной работы по подготовке к следующему занятию.

Методика преподавания дисциплины «Схемотехника электронных устройств» и реализация компетентностного подхода в изложении и восприятии материала предусматривает использование следующих активных и интерактивных форм проведения групповых, индивидуальных, аудиторных занятий в сочетании с внеаудиторной работой с целью формирования и развития профессиональных навыков обучающихся:

– защита и обсуждение отчетов по практическим работам;

– технологии анализа ситуаций для активного обучения, которые позволяют студентам соединить теорию и практику, представить примеры принимаемых решений и их последствий, демонстрировать различные позиции, формировать навыки оценки альтернативных вариантов в вероятностных условиях.

Обучение по дисциплине ведется с применением традиционных потоково-групповых информационно-телекоммуникационных технологий. При осуществлении образовательного процесса по дисциплине используются следующие информационно-телекоммуникационные технологии: презентации с применением проектора и программы PowerPoint.

6.2 Методические указания для обучающихся по освоению дисциплины

Самостоятельная работа является одним из видов учебных занятий. Цель самостоятельной работы – практическое самостоятельное получение студентами навыков работы в программе математического моделирования, рассматриваемых в процессе изучения дисциплины.

Аудиторная самостоятельная работа по дисциплине выполняется на учебных занятиях под непосредственным руководством преподавателя и по его заданию.

Внеаудиторная самостоятельная работа выполняется студентом по заданию преподавателя, но без его непосредственного участия.

Задачи самостоятельной работы студента:

- развитие навыков самостоятельной учебной работы;
- освоение содержания дисциплины;

- углубление содержания и осознание основных понятий дисциплины;
- использование материала, собранного и полученного в ходе самостоятельных занятий для эффективной подготовки к экзамену.

Виды внеаудиторной самостоятельной работы:

- самостоятельное изучение отдельных тем дисциплины;
- подготовка к практическим занятиям;
- оформление отчетов по выполненным работам и подготовка к их защите;
- подготовка к экзамену.

Для выполнения любого вида самостоятельной работы необходимо пройти следующие этапы:

- определение цели самостоятельной работы;
- конкретизация познавательной задачи;
- самооценка готовности к самостоятельной работе;
- выбор адекватного способа действия, ведущего к решению задачи;
- планирование работы (самостоятельной или с помощью преподавателя) над заданием;
- осуществление в процессе выполнения самостоятельной работы самоконтроля (промежуточного и конечного) результатов работы и корректировка выполнения работы;
- рефлексия;
- презентация работы.

7 Фонд оценочных средств

В процессе обучения используются следующие оценочные формы самостоятельной работы студентов, оценочные средства текущего контроля успеваемости и промежуточных аттестаций:

- практические работы;
- тестирование;
- контрольная работа;
- экзамен.

Оценочные средства текущего контроля успеваемости включают контрольные задания индивидуально для каждого обучающегося.

В результате освоения дисциплины (модуля) формируются следующие компетенции:

Код компетенции	**Наименование компетенции выпускника**
ПК-1	Способен выполнять расчет и проектирование деталей, узлов и устройств радиотехнических систем в соответствии с техническим заданием, в том числе с использованием средств автоматизации проектирования

7.1 Методы контроля и оценивания результатов обучения

Перечень оценочных средств по дисциплине «Схемотехника электронных устройств».

№ п/п	Вид контроля результатов обучения	Наименование контроля результатов обучения	Краткая характеристика оценочного средства
1	Текущий	Практическая работа	Практическая работа выполняется индивидуально каждым студентом. Оформленный отчет студент сдает преподавателю на проверку в заранее установленный срок. При проверке преподаватель оценивает качество оформления, правильность расчетов и выводов. К защите практической работы допускаются студенты, которые выполнили работу, оформили в соответствии с требованиями отчет о практической работе и предоставили его к защите. Каждому студенту задается не менее 3-х вопросов на тему практической работы. Далее проводится защита отчета каждым студентом индивидуально в формате "вопрос-ответ" (задаются 3 вопроса).
2	Текущий	Тестирование	Тестирование проводится на последнем занятии изучаемой темы. Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. В рамках тестирования проверяется владение терминологией и знание теоретической базы.
3	Текущий	Контрольная работа	Решение контрольной работы осуществляется на последнем занятии изучаемой темы. Студенту выдаются 3 задания. Контрольная работа выполняется индивидуально каждым студентом. При проверке преподаватель оценивает правильность произведенных расчетов, формул, использования терминологии и выводы.
4	Промежуточный	Экзамен	Промежуточная аттестация обучающихся в форме экзамена проводится по результатам выполнения всех видов учебной работы, предусмотренных учебным планом по данной дисциплине (модулю), при этом учитываются результаты текущего

			контроля успеваемости в течение семестра. Оценка степени достижения обучающимися планируемых результатов обучения по дисциплине (модулю) проводится преподавателем, ведущим занятия по дисциплине (модулю) методом экспертной оценки. По итогам промежуточной аттестации по дисциплине (модулю) выставляется оценка «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно». Экзамен проводится в устной форме. В аудитории находится преподаватель и не более 5 человек из числа студентов. Во время проведения экзамена его участникам запрещается иметь при себе и использовать средства связи (сотовые телефоны, микрофоны и пр.). Студенту выдается билет с тремя вопросами. Количество дополнительных вопросов – не более двух. Количество дополнительных вопросов зависит от полноты ответа студента. Длительность экзамена 2 часа (120 минут). К промежуточной аттестации допускаются только студенты, выполнившие все виды учебной работы, предусмотренные рабочей программой по дисциплине «Схемотехника электронных устройств».

7.2 Шкала и критерии оценивания результатов обучения

Показателем оценивания компетенций на различных этапах их формирования является достижение обучающимися планируемых результатов обучения по дисциплине (модулю).

Показатель	**Критерии оценивания**			
	2	**3**	**4**	**5**
знать: основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA, основные конструкции языка описания цифровой аппаратуры VHDL, средства разработки,	Обучающийся демонстрирует полное отсутствие или недостаточное соответствие следующих знаний: основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA,	Обучающийся демонстрирует неполное соответствие следующих знаний: основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA, основные	Обучающийся демонстрирует частичное соответствие следующих знаний: основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA, основные	Обучающийся демонстрирует полное соответствие следующих знаний: основные структурные элементы архитектуры ПЛИС типа FPGA, этапы проектирования цифровых устройств на основе FPGA,

предоставляемые средой автоматизированного проектирования Quartus.	основные конструкции языка описания цифровой аппаратуры VHDL, средства разработки, предоставляемые средой автоматизированного проектирования Quartus.	конструкции языка описания цифровой аппаратуры VHDL, средства разработки, предоставляемые средой автоматизированного проектирования Quartus.. Допускаются значительные ошибки, проявляется недостаточность знаний, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании знаниями при их переносе на новые ситуации.	конструкции языка описания цифровой аппаратуры VHDL, средства разработки, предоставляемые средой автоматизированного проектирования Quartus.. Допускаются незначительные ошибки, неточности, затруднения при аналитических операциях.	основные конструкции языка описания цифровой аппаратуры VHDL, средства разработки, предоставляемые средой автоматизированного проектирования Quartus.. Свободно оперирует приобретенными знаниями.
уметь: выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему.	Обучающийся не умеет или в недостаточной степени умеет: выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему..	Обучающийся демонстрирует неполное соответствие следующих умений: выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему. Допускаются значительные ошибки, проявляется недостаточность умений, по ряду показателей, обучающийся испытывает значительные затруднения при оперировании умениями при их переносе на новые ситуации.	Обучающийся демонстрирует частичное соответствие следующих умений: выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему. Умения освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе умений на новые, нестандартные ситуации.	Обучающийся демонстрирует полное соответствие следующих умений: выполнять описание цифрового устройства на языке VHDL; оценивать производительность и ресурсоемкость проектируемого устройства; загружать результаты проектирования в FPGA микросхему. Свободно оперирует приобретенными умениями, применяет их в ситуациях повышенной сложности.
владеть: средствами разработки цифровых устройств, предоставляемыми средой автоматизированного проектирования Quartus; средствами	Обучающийся не владеет или в недостаточной степени владеет средствами разработки цифровых устройств,	Обучающийся в недостаточной степени владеет: средствами разработки цифровых устройств, предоставляемыми средой	Обучающийся частично владеет: средствами разработки цифровых устройств, предоставляемыми средой автоматизированного	Обучающийся в полном объеме владеет: средствами разработки цифровых устройств, предоставляемыми

моделирования и разработки цифровых устройств системы ModelSim.	предоставляемыми средой автоматизированного проектирования Quartus; средствами моделирования и разработки цифровых устройств системы ModelSim.	автоматизированного проектирования Quartus; средствами моделирования и разработки цифровых устройств системы ModelSim. Обучающийся испытывает значительные затруднения при применении навыков в новых ситуациях.	проектирования Quartus; средствами моделирования и разработки цифровых устройств системы ModelSim. Навыки освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе умений на новые, нестандартные ситуации.	средой автоматизированного проектирования Quartus; средствами моделирования и разработки цифровых устройств системы ModelSim. Свободно применяет полученные навыки в ситуациях повышенной сложности.

Шкала оценивания промежуточной аттестации: экзамен.

Шкала оценивания	Описание
Отлично	Выполнены все виды учебной работы, предусмотренные учебным планом. Студент демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателям, оперирует приобретенными знаниями, умениями, навыками, применяет их в ситуациях повышенной сложности, не испытывает затруднений при аналитических операциях, переносе знаний и умений на новые, нестандартные ситуации.
Хорошо	Выполнены все виды учебной работы, предусмотренные учебным планом. Студент демонстрирует частичное соответствие знаний, умений, навыков приведенным в таблицах показателям, оперирует приобретенными знаниями, умениями, навыками, применяет их в ситуациях повышенной сложности. При этом могут быть допущены незначительные ошибки, неточности, затруднения при аналитических операциях, переносе знаний и умений на новые, нестандартные ситуации.
Удовлетворительно	Выполнены все виды учебной работы, предусмотренные учебным планом. Студент демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателям, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, студент испытывает значительные затруднения при оперировании знаниями и умениями при их переносе на новые ситуации.
Неудовлетворительно	Не выполнен один или более видов учебной работы, предусмотренных учебным планом. Студент демонстрирует полное отсутствие или недостаточное соответствие знаний, умений, навыков приведенным в таблицах показателям, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, студент не может оперировать знаниями и умениями при их переносе на новые ситуации.

Шкала оценивания текущего контроля.

Наименование контроля результатов обучения	Шкала оценивания	Описание
Подготовка и защита отчета по практической работе	Зачтено: набрано 3 и более баллов Незачтено: набрано 2 и менее баллов Расчеты выполнены верно – 1 балл, выводы логичны и обоснованы – 1 балл, оформление работы соответствует требованиям – 1 балл, правильный ответ на один вопрос (при защите задаётся 2 вопроса) – 1 балл.	В качестве форм текущего контроля знаний студентов используются отчеты по практическим работам. Отчет по практической работе содержит расчеты, выводы. Защита отчета по практической работе осуществляется индивидуально. Студентом предоставляется оформленный отчет. Оценивается качество оформления, правильность расчетов и выводов. Студенты не выполнившие практическую работу к защите не допускаются
Контрольная работа по теме раздела	Отлично - Работа высокого качества, уровень выполнения отвечает всем требованиям, теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки работы с освоенным материалом сформированы, все предусмотренные программой обучения учебные задания выполнены, либо некоторые из выполненных заданий содержат незначительные ошибки Хорошо - Уровень выполнения работы отвечает большинству основных требований, теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки работы с освоенным материалом в основном сформированы, некоторые виды заданий выполнены с ошибками. Удовлетворительно -Теоретическое содержание курса освоено частично, необходимые практические навыки работы не сформированы, большинство предусмотренных	Защита темы включает решение задач в аудитории в течение одной пары и проходит после изучения соответствующего раздела. Билеты состоят из вопросов, позволяющих оценить сформированность компетенций. На ответы отводится 1,5 часа.

	программой заданий не выполнено; при дополнительной самостоятельной работе над материалом курса возможно повышение качества выполнения учебных заданий. Неудовлетворительно - Теоретическое содержание курса не освоено, необходимые практические навыки работы не сформированы, предусмотренные программой задания не выполнены	
Тестирование по пройденной теме	Тест содержит 20 заданий, правильный ответ на 1 задание соответствует 1 баллу. Время тестирования - 30 минут. Студенту предоставляется две попытки для прохождения теста. Максимальная оценка за тест - 20 баллов. Тест считается успешно пройденным, если студент дал не менее 60% правильных ответов (набрал не менее 12 баллов).	Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

7.3 Оценочные средства

7.3.1 Текущий контроль

Типовые задания и вопросы для практических работ

Вопросы к практической работе №1 «Основы работы в среде Quartus»

1. Что такое ПЛИС.
2. Классификация БИС, преимущества и недостатки ПЛИС по сравнению с БИС. Классификация ПЛИС.
3. Что такое файл конфигурации ПЛИС.
4. Назначение системы автоматизированного проектирования ПЛИС.
5. Преимуществах ПЛИС.

Вопросы к практической работе №2 «Работа с портами ввода вывода ПЛИС Altera Cyclone IV FPGA»

1. Приведите условное графическое изображение основных логических элементов в соответствии с российскими стандартами и в системе Quartus.
2. Этапы создания проекта в САПР.
3. Каким образом производится конфигурирование ПЛИС.
4. Как производится подключение электрической схемы внутри ПЛИС ко внешним выводам
5. Проектирование в базисе примитивов САПР комбинационных устройств

Вопросы к практической работе №3 «Проектирование сумматора»

1. Понятие процесса в VHDL.
2. Структура проекта VHDL. Подключение пакетов.
3. Операторы присваивания. Присваивание с задержкой.
4. Оператор generate в VHDL.
5. Раздел описания интерфейса в VHDL. Операторы port и generic.

Вопросы к практической работе №4 «Исследование регистров»

1. Функциональная верификация VHDL-описания.
2. Раздел описания архитектуры в VHDL.
3. Поведенческое описание VHDL-модели.
4. Структурное описание VHDL-модели.
5. Связь между цифровой и аналоговой частью модели в VHDL.

Вопросы к практической работе №5 «Исследование мультиплексоров»

1. Встроенные типы данных VHDL.
2. Пользовательские типы данных в VHDL.
3. Тип данных std_logic в VHDL. Разрешающая функция.
4. Арифметические и логические операции в VHDL.
5. Операторы ветвления и выбора в VHDL.

Вопросы к практической работе №6 «Исследование счетчиков. Работа с семисегментным индикатором ПЛИС Altera Cyclone IV»

1. Какие правила следует применять при назначении типов портов и сигналов, подключаемых к портам?
2. Каков механизм моделирования одновременной работы элементов, составляющих
3. цифровое устройство?
4. К какой категории операторов относится оператор процесса?
5. В чем заключается отличие параллельных операторов от последовательных?

Вопросы к практической работе №7 «Разработка программы устранения «дребезга» контактов»

1. Как отдельные проводящие сегменты соединяются между собой?
2. Почему нельзя превышать определенное количество неиспользованных PIP?
3. Возможно ли уже в начале разработки сделать предположение о времени распространения сигнала?

4ю Как определяется функциональность SRAM-FPGA?

5. Сколько LUT-таблиц содержится в логическом блоке XP2-FPGA?

Вопросы к практической работе №8 «Основы работы в ModelSIM»

1. Как реализуется двунаправленный порт в VHDL?
2. Что такое тестбенч?
3. Каким образом в тестбенче можно задать продолжительность моделирования?
4. В чем заключатся отличие flip-flop триггеров от триггеров-защелок?
5. Какие операторы языка VHDL являются синтезабельными, а какие – нет?

Перечень типовых заданий для подготовки к тестированию.

1) Что такое VHDL?

1. Язык программирования
2. Язык описания аппаратного обеспечения

2) Что описывается при помощи VHDL?

1. Схема на уровне регистров
2. Исполняемый код
3. Алгоритмы

3) Как интерпретируются директивы VHDL?

1. Параллельно
2. Последовательно

4) Какие элементы являются обязательными в VHDL?

1. Логический объект (Entity)
2. Архитектура (Architecture)
3. Упаковка (Packages)
4. Тело (Body)

5) Введите в текстовое поле правильную декларацию16 Bit std_logic-сигнала, использующего Little Endian стиль в качестве порядка битов

1. _____ Signal_A: _____

6) Что собой представляет Entity?

1. Входы и выходы элемента
2. Схему
3. Объединение двух моделей VHDL

7) В какой синтаксической конструкции используются последловательные директивы?

1. В процессе
2. За пределами процесса
3. В декларационной части архитектуры

8) Какую функцию имеют списки чувствительности процесса?

A) Содержит сигналы, активизирующие процесс
B) Содержит игнорируемые сигналы
C) Содержит сигналы, которым передаются результаты процесса

9) О каком процессе идет речь, если в таблице чувствительности присутствуют сигналы clock и reset?

A) Процесс на основе clock
B) Процесс на основе clock с асинхронным Reset
C) Процесс на основе clock с синхронным Reset

10) С каким элементом схемы используются подобные процессы?

A) D-Триггер

B) Мультиплексор
C) FSM

11) На что необходимо обращать внимание при использовании While-циклов?

A) Как минимум 14 повторений цикла должны быть выполнены
B) К моменту синтеза количество проходов цикла и условие выхода должны быть известны
C) Цикл выполняется в процессе на основе clock

12) Какое ключевое слово определяет последовательное условное назначение сигнала?

A) If,
B) When,
C) For,
D) With.
E) Case

13) Какие директивы выполняются за пределами процесса?

A) параллельные
B) последовательные
C) повторяемые

14) Отметьте все опции, соответствующие тестовой среде

A) Возможность синтеза,
B) Простая симуляция описания аппаратного обеспечения,
C) Без возможности синтеза,
D) Возможность использования всего языкового набора VHDL.
E) Разрешено использование задержек (Delay)
F) Содержит тот же логический объект (Entity) как и DUT
G) Необходимо подключение к DUT при помощи специальных синтаксических конструкций.

15) Какое преобразование выполняет логический синтез?

A) Переводит алгоритмический уровень в регистровый уровень
B) Переводит регистровый уровень в логический
C) Переводит алгоритмический уровень в логический

Типовые задания для контрольной работы №1 по теме «Проектирование на ПЛИС с использованием VHDL»

1. На примере простейшей ячейки асинхронного RS-триггера и двух синхронных триггеров, D-триггера и JK-триггера, изучить назначение входов и принципы функционирования устройства. Для этого в пакете Quartus записать программы функционирования устройств на языке VHDL, а затем построить временные диаграммы.

2. Построить схему четырехразрядного сумматора, взяв за основу схемы полусумматора и полного одноразрядного сумматора. В редакторе временных диаграмм задать форму входных сигналов и получить диаграммы выходов.

3. На примере демультиплексора на 3 адресных входа рассмотреть принцип функционирования данного типа КЦУ. Выходы устройства соединить со светодиодной панелью макета , адресные входы и информацию подключить к тумблерам. Имена адресных входов: Adr_i[2..0], информационного входа - D, выходов Y[7..0], Рекомендуемые интервалы для временных диаграмм: Adr_i[0] –40нс, Adr_i[1] –80нс, Adr_i[2] –160нс, D – 15нс.

Типовые задания для контрольной работы №2 по теме «Симуляция программ для ПЛИС. Методология тестирования»

1. Для логического элемента постройте testbench, позволяющий перебрать все входные комбинации сигналов и сформировать сообщение при обнаружении ошибки.

2. Проведите тестирование D триггера. Для проверки правильности работы триггера достаточно провести моделирование 3 - 5 тактов сигнала clk. Предварительно триггер необходимо установить в исходное состояние (сигнал reset).

3. Постройте testbench для тестирования работы модуля. Суть проверки заключается в записи с последующим считывание значений выбранных ячеек памяти. Тест должен содержать проверку не менее 5 ячеек. Для упрощения проверки правильности считанного значения можно записывать данные представляющие собой обратный код адреса.

7.3.2 Промежуточная аттестация

Вопросы к экзамену

1. Понятие процесса в VHDL.	ПК-1
2. Структура проекта VHDL. Подключение пакетов.	ПК-1
3. Операторы присваивания. Присваивание с задержкой.	ПК-1
4. Оператор generate в VHDL.	ПК-1
5. Раздел описания интерфейса в VHDL. Операторы port и generic.	ПК-1
6. Функциональная верификация VHDL-описания.	ПК-1
7. Раздел описания архитектуры в VHDL.	ПК-1
8. Поведеническое описание VHDL-модели.	ПК-1
9. Структурное описание VHDL-модели.	ПК-1
10. Связь между цифровой и аналоговой частью модели в VHDL.	ПК-1
11. Встроенные типы данных VHDL.	ПК-1
12. Пользовательские типы данных в VHDL.	ПК-1
13. Тип данных std_logic в VHDL. Разрешающая функция.	ПК-1
14. Арифметические и логические операции в VHDL.	ПК-1
15. Операторы ветвления и выбора в VHDL.	ПК-1
16. Операторы циклов в VHDL.	ПК-1
17. Какая из технологий памяти допускает беспроблемное реконфигурирование?	ПК-1
18. Благодаря чему Flash сохраняет данные после отключения питания?	ПК-1
19. Какими преимуществами располагает прожигаемая память?	ПК-1
20. Почему Flash- и SRAM-FPGA не располагают Instant-On Ability?	ПК-1
21. Из каких блоков состоит FPGA?	ПК-1
22. Как упорядочены функциональные блоки в FPGA?	ПК-1
23. Почему FPGA особенно хорошо подходят для приложений, требующих частого обращения к памяти?	ПК-1
24. Как отдельные логические блоки соединяются друг с другом?	ПК-1

25. Как отдельные проводящие сегменты соединяются между собой?	ПК-1
26. Почему нельзя превышать определенное количество неиспользованных PIP?	ПК-1
27. Возможно ли уже в начале разработки сделать предположение о времени распространения сигнала?	ПК-1
28. Как определяется функциональность SRAM-FPGA?	ПК-1
29. Сколько LUT-таблиц содержится в логическом блоке XP2-FPGA?	ПК-1
30. Какими могут быть направленности портов в VHDL и в чем заключаются их отличия?	ПК-1
31. Какие правила следует применять при назначении типов портов и сигналов, подключаемых к портам?	ПК-1
32. Каков механизм моделирования одновременной работы элементов, составляющих цифровое устройство?	ПК-1
33. К какой категории операторов относится оператор процесса?	ПК-1
34. В чем заключается отличие параллельных операторов от последовательных?	ПК-1
35. Что такое модельное и машинное время, в чем их отличие?	ПК-1
36. Как реализуется двунаправленный порт в VHDL?	ПК-1
37. Что такое тестбенч?	ПК-1
38. Каким образом в тестбенче можно задать продолжительность моделирования?	ПК-1
39. В чем заключатся отличие flip-flop триггеров от триггеров-защелок?	ПК-1
40. Какие операторы языка VHDL являются синтезабельными, а какие – нет?	ПК-1